

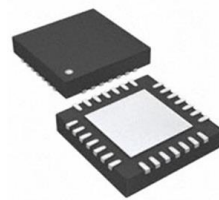
192kHz 数字音频接收电路

产品简述

MS8416T/MS8416N 是一款接收并解码数字音频数据的电路，它支持 IEC60958, S/PDIF, EIAJ CP1201 和 AES3 接口标准。MS8416T/MS8416N 具有软件模式与硬件模式，可根据不同的需求选择。通道状态数据保存在寄存器中，可以更方便的读取。GPO 管脚具有很强的灵活性，可以选择不同的信号输出。



TSSOP28



QFN28

主要特点

- 完全兼容 IEC60958, S/PDIF, EIAJ CP1201 和 AES3 协议
- 8:1 S/PDIF 输入多路器
- 3 个可编程输出管脚 GPO
- 32kHz 到 192kHz 的采样频率范围
- 低抖动时钟恢复
- 可以通过管脚或 MCU 读取通道状态与用户数据
- 支持差分或单端输入
- 可以自动检测被压缩的输入音频数据流
- 可以解码 CD 的 Q Sub-Code
- 具有 OMCK 系统时钟模式

应用

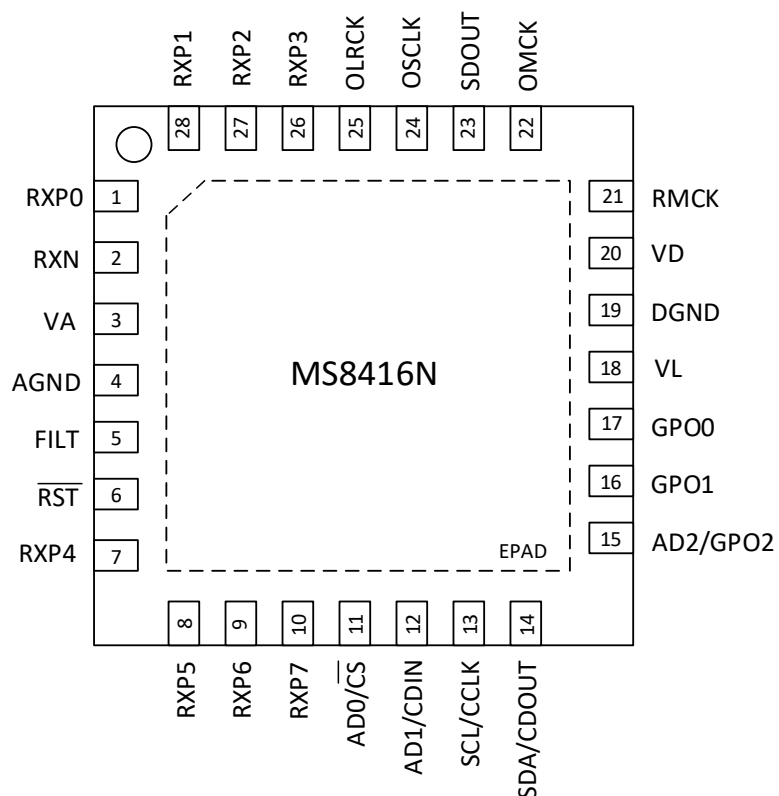
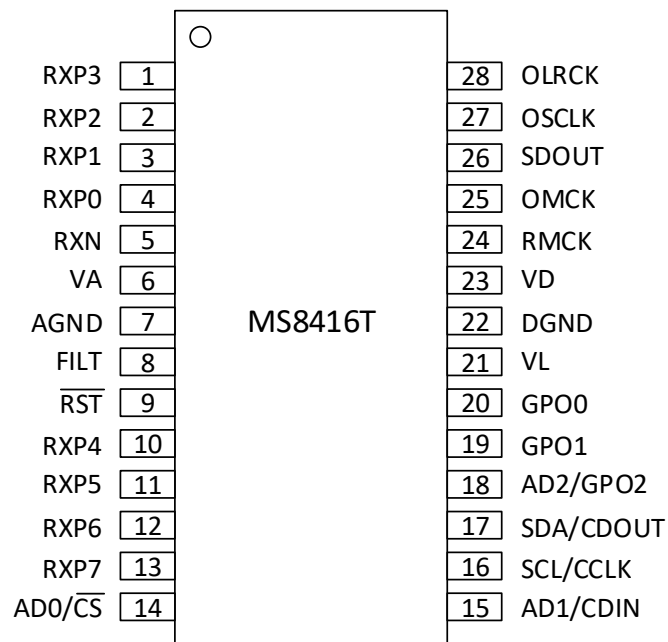
- A/V 接收器
- 多媒体音箱
- 数字音频处理器
- 机顶盒

产品规格分类

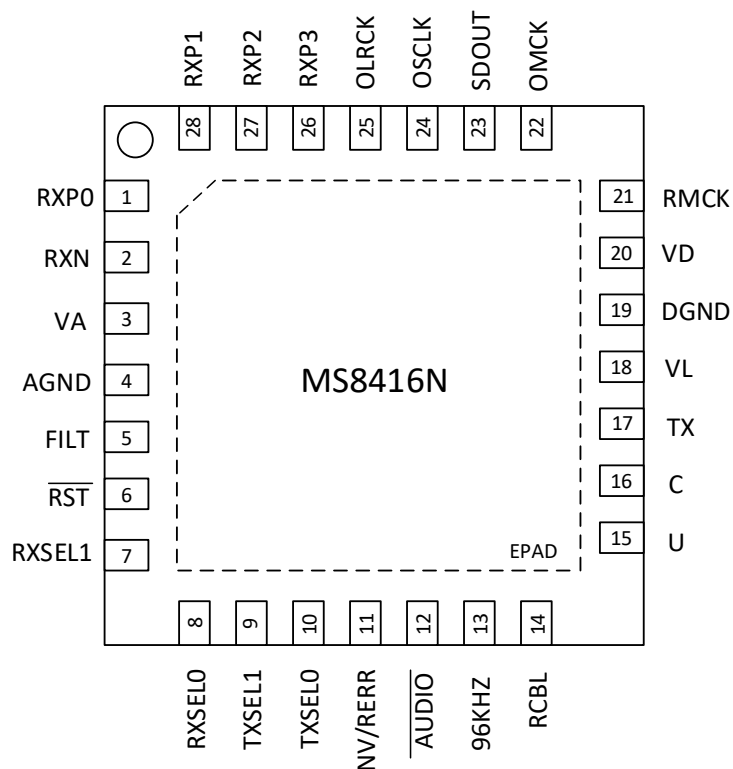
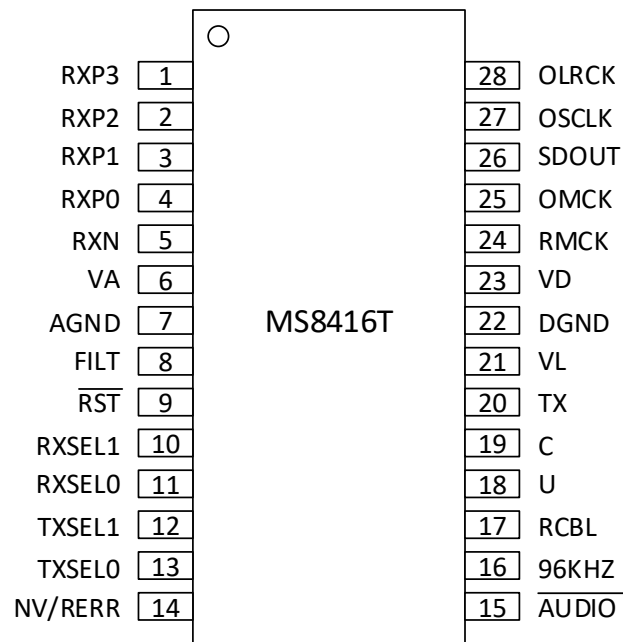
产品	封装形式	丝印名称
MS8416T	TSSOP28	MS8416T
*MS8416N	QFN28	MS8416N

*暂未提供此封装。若有需要，请联系杭州瑞盟销售中心

管脚图-软件模式



管脚图-硬件模式



管脚说明

MS8416T 软件模式

管脚编号	管脚名称	管脚属性	管脚描述
6	VA	-	模拟供电电源，正常+3.3V。由于噪声会直接导致恢复时钟的抖动，该电源的噪声应尽可能的小
23	VD	-	数字供电电源，正常+3.3V
21	VL	-	输入/输出供电电源，正常+3.3V 或+5.0V
7	AGND	-	模拟电路的地。AGND 和 DGND 必须连接在一起
22	DGND	-	I/O 和数字电路的地。AGND 和 DGND 必须连接在一起
9	$\overline{\text{RST}}$	I	复位，当 $\overline{\text{RST}}$ 是低电平时，进入低功耗模式，且内部的所有状态都复位。在上电开始时， $\overline{\text{RST}}$ 必须保持低电平，直到电源电压和所有的输入时钟在频率及相位上稳定
8	FILT	O	PLL 环路滤波器输出，该管脚和模拟地之间必须连接一个 RC 网络。对于最较小的 PLL 抖动，滤波网络的终端直接到 AGND。
4	RXP0	I	AES3/SPDIF 正端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。RXP[7:0]输入包含了 8:1 的 S/PDIF 输入选择器。可通过配置寄存器 04h 选择所需的通道。不使用的输入端应悬空或接 AGND。
3	RXP1		
2	RXP2		
1	RXP3		
10	RXP4		
11	RXP5		
12	RXP6		
13	RXP7		
5	RXN	I	AES3/SPDIF 负端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。在单端信号工作时，该管脚应该接一个电容交流耦合到地。
25	OMCK	I	系统时钟，当通过寄存器 1 中的 SWCLK 位使能 OMCK 作为系统时钟时，若 PLL 未锁定，则该管脚输入的时钟信号自动通过 RMCK 端输出。OMCK 作为寄存器 18h 的 OMCK/RMCK 系数表达式的参考信号。

管脚编号	管脚名称	管脚属性	管脚描述
24	RMCK	O	从 PLL 输出恢复的主时钟。频率默认 256 倍的采样速率(Fs)，通过寄存器(01h)中的 RMCKF 位可设置为 128 倍。通过寄存器(04h)中的 RXD 位可将 RMCK 脚设为高阻态
27	OSCLK	I/O	串行音频位时钟，SDOUT 管脚上输出的串行音频数据位时钟
28	OLRCK	I/O	串行音频左/右通道时钟，SDOUT 管脚输出的串行音频数据的字速率时钟。输出的频率是采样速率(Fs)
26	SDOUT	O	串行音频数据输出，音频数据串行输出管脚。在软件模式下，该管脚必须通过接一个 47kΩ 的上拉电阻到 VL。
17	SDA/ CDOUT	I/O	在 I2C 模式中，SDA 是 I/O 数据线。SDA 是开漏输出，需要接一个上拉电阻到 VL。在 SPI 模式中，CDOUT 输出数字接口的数据。
16	SCL/CCLK	I	串行数字接口时钟，用于串行数字接口通信。CCLK 是漏极开路输出，需要接一个上拉电阻到 VL。
14	AD0/ CS	I	地址位 0(I ² C)/片选信号(SPI)，在该管脚上的一个下降沿进入 SPI 模式。若没有下降沿，则默认为 I ² C 模式。在 I ² C 模式中，AD0 是芯片地址管脚。在 SPI 模式中，用于使能数字接口。
15	AD1/ CDIN	I	地址位 1(I ² C)/串行控制数据输入(SPI)，在 I ² C 模式中，AD1 是芯片地址管脚。在 SPI 模式中，CDIN 是数字接口的数据输入管脚。
18	AD2/ GPO2	O	通用输出 2，如果使用 I ² C 模式，该管脚必须通过一个 47kΩ 的上拉或下拉电阻。
19	GPO1	O	通用输出 1
20	GPO0	O	通用输出 0

MS8416N 软件模式

管脚编号	管脚名称	管脚属性	管脚描述
3	VA	-	模拟供电电源，正常+3.3V。由于噪声会直接导致恢复时钟的抖动，该电源的噪声应尽可能的小
20	VD	-	数字供电电源，正常+3.3V
18	VL	-	输入/输出供电电源，正常+3.3V 或+5.0V
4	AGND	-	模拟电路的地。AGND 和 DGND 必须连接在一起
19	DGND	-	I/O 和数字电路的地。AGND 和 DGND 必须连接在一起
6	$\overline{\text{RST}}$	I	复位，当 $\overline{\text{RST}}$ 是低电平时，进入低功耗模式，且内部的所有状态都复位。在上电开始时， $\overline{\text{RST}}$ 必须保持低电平，直到电源电压和所有的输入时钟在频率及相位上稳定
5	FILT	O	PLL 环路滤波器输出，该管脚和模拟地之间必须连接一个 RC 网络。对于最较小的 PLL 抖动，滤波网络的终端直接到 AGND。
1	RXP0	I	AES3/SPDIF 正端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。RXP[3:0]输入包含了 8:1 的 S/PDIF 输入选择器。可通过配置寄存器 04h 选择所需的通道。不使用的输入端应悬空或接 AGND。
28	RXP1		
27	RXP2		
26	RXP3		
7	RXP4		
8	RXP5		
9	RXP6		
10	RXP7		
2	RXN	I	AES3/SPDIF 负端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。在单端信号工作时，该管脚应该接一个电容交流耦合到地。
22	OMCK	I	系统时钟，当通过寄存器 1 中的 SWCLK 位使能 OMCK 作为系统时钟时，若 PLL 未锁定，则该管脚输入的时钟信号自动通过 RMCK 端输出。OMCK 作为寄存器 18h 的 OMCK/RMCK 系数表达式的参考信号。

管脚编号	管脚名称	管脚属性	管脚描述
21	RMCK	O	从 PLL 输出恢复的主时钟。频率默认 256 倍的采样速率(Fs)，通过寄存器(01h)中的 RMCKF 位可设置为 128 倍。通过寄存器(04h)中的 RXD 位可将 RMCK 脚设为高阻态
24	OSCLK	I/O	串行音频位时钟，SDOUT 管脚上输出的串行音频数据位时钟
25	OLRCK	I/O	串行音频左/右通道时钟，SDOUT 管脚输出的串行音频数据的字速率时钟。输出的频率是采样速率(Fs)
23	SDOUT	O	串行音频数据输出，音频数据串行输出管脚。在软件模式下，该管脚必须通过接一个 47kΩ 的上拉电阻到 VL。
14	SDA/ CDOUT	I/O	在 I ² C 模式中，SDA 是 I/O 数据线。SDA 是开漏输出，需要接一个上拉电阻到 VL。在 SPI 模式中，CDOUT 输出数字接口的数据。
13	SCL/CCLK	I	串行数字接口时钟，用于串行数字接口通信。CCLK 是漏极开路输出，需要接一个上拉电阻到 VL。
11	AD0/ CS	I	地址位 0(I ² C)/片选信号(SPI)，在该管脚上的一个下降沿进入 SPI 模式。若没有下降沿，则默认为 I ² C 模式。在 I2C 模式中，AD0 是芯片地址管脚。在 SPI 模式中，用于使能数字接口。
12	AD1/ CDIN	I	地址位 1(I ² C)/串行控制数据输入(SPI)，在 I2C 模式中，AD1 是芯片地址管脚。在 SPI 模式中，CDIN 是数字接口的数据输入管脚。
15	AD2/ GPO2	O	通用输出 2，如果使用 I ² C 模式，该管脚必须通过一个 47kΩ 的上拉或下拉电阻。
16	GPO1	O	通用输出 1
17	GPO0	O	通用输出 0

MS8416T 硬件模式

管脚编号	管脚名称	管脚属性	管脚描述
6	VA	-	模拟供电电源，正常+3.3V。由于噪声会直接导致恢复时钟的抖动，该电源的噪声应尽可能的小
23	VD	-	数字供电电源，正常+3.3V
21	VL	-	输入/输出供电电源，正常+3.3V 或+5.0V
7	AGND	-	模拟电路的地。AGND 和 DGND 必须连接在一起
22	DGND	-	I/O 和数字电路的地。AGND 和 DGND 必须连接在一起
9	$\overline{\text{RST}}$	I	复位，当 $\overline{\text{RST}}$ 是低电平时，进入低功耗模式，且内部的所有状态都复位。在上电开始时， $\overline{\text{RST}}$ 必须保持低电平，直到电源电压和所有的输入时钟在频率及相位上稳定
8	FILT	O	PLL 环路滤波器输出，该管脚和模拟地之间必须连接一个 RC 网络。对于最较小的 PLL 抖动，滤波网络的终端直接到 AGND。
4	RXP0	I	AES3/SPDIF 正端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。RXP[3:0]输入包含了 4:1 的 S/PDIF 输入选择器。可通过管脚 RXPSEL[1:0]选择所需的通道。不使用的输入端应悬空或接 AGND。
3	RXP1		
2	RXP2		
1	RXP3		
5	RXN	I	AES3/SPDIF 负端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。在单端信号工作时，该管脚应该接一个电容交流耦合到地。
25	OMCK	I	系统时钟，复位后在 OMCK 管脚上一个上升沿使能 OMCK 系统时钟模式。若 PLL 未锁定，则该管脚输入的时钟信号自动通过 RMCK 端输出。
24	RMCK	O	从 PLL 输出恢复的主时钟。在管脚 U 上接一个 47k Ω 的下拉电阻到 DGND，则频率为 256 倍采样速率(Fs)。在管脚 U 上接一个 47k Ω 的上拉电阻到 VL，则频率为 128 倍采样速率(Fs)。
27	OSCLK	I/O	串行音频位时钟，SDOUT 管脚上输出的串行音频数据位时钟
28	OLRCK	I/O	串行音频左/右通道时钟，SDOUT 管脚输出的串行音频数据的字速率时钟。输出的频率是采样速率(Fs)

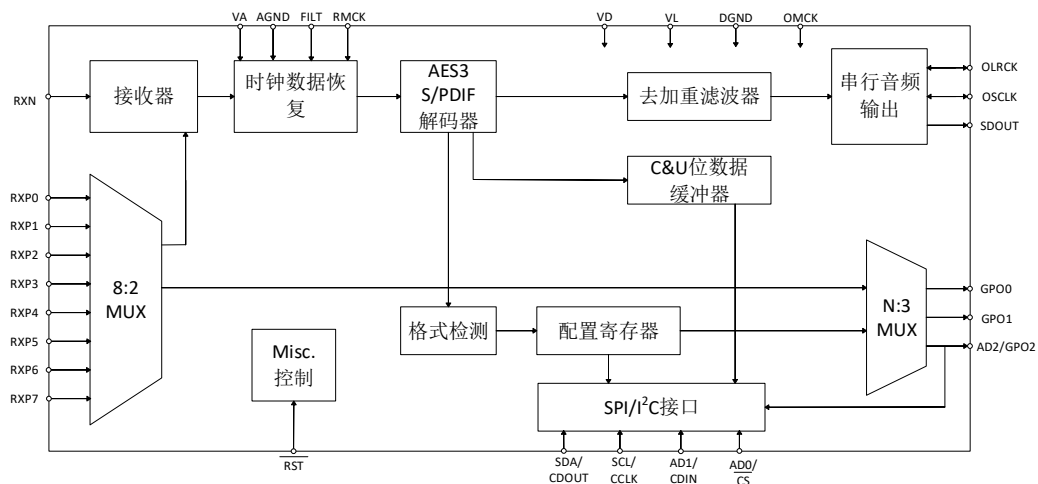
管脚编号	管脚名称	管脚属性	管脚描述
26	SDOUT	O	串行音频数据输出，音频数据串行输出管脚。在软件模式下，该管脚必须通过接一个 47kΩ 的上拉电阻到 VL。
10	RXSEL1	I	接收端多路器的选择，选择 RXP[3:0]中的一路作为接收器的输入
11	RXSEL0		
12	TXSEL1	I	发送端多路器的选择（输入）-选择 RXP[3:0]中的一路作为 TX 管脚的输出。如果不使用 TX 通路，应该将它配置为一个不用的接收器输入
13	TXSEL0		
20	TX	O	S/PDIF 复用通道,单端信号，但在输出前不会去除抖动。输出由 TXSEL[1:0]选择。如果不使用 TX 通路，用户应设置使得 TX 输出不使用的接收器输入
14	NV/RERR	O	无效的接收器错误/接收器错误，接收器错误显示。接一个 47kΩ 的电阻到 DGND 选择 NVERR。接一个 47kΩ 的电阻到 VL 选择 RERR。
15	$\overline{\text{AUDIO}}$	O	音频通道状态位，低电平显示有效的线性 PCM 音频。也可在复位时用来选择串行端口格式(SFSEL1)。
16	96KHZ	O	96kHz 采样速率检测，如果采样速率小于等于 48kHz，则输出“0”。如果采样速率大于等于 88.1kHz，则输出“1”。其他情况输出未知。也可在复位时用来选择预加重音频匹配功能。
17	RCBL	O	接收器通道状态块，指出通道状态块的起始。在接收到一个 Z 头码的两帧后 RCBL 变高电平，并保持 16 帧的高电平，随后变低电平。RCBL 在 RMCK 的上升沿变化。可在复位时用来选择串行音频端的主模式或从模式。
19	C	O	通道状态数据，输出来自 AES3 接收器的通道状态数据，由 OLRCK 的上升沿和下降沿采样。也可在复位时用来选择串行端口格式(SFSEL0)。
18	U	O	用户数据，输出来自 AES3 接收器的用户数据，由 OLRCK 的上升沿和下降沿采样。也可在复位时用来选择 RMCK 的频率为 256Fs 或 128Fs。

MS8416N 硬件模式

管脚编号	管脚名称	管脚属性	管脚描述
3	VA	-	模拟供电电源，正常+3.3V。由于噪声会直接导致恢复时钟的抖动，该电源的噪声应尽可能的小
20	VD	-	数字供电电源，正常+3.3V
18	VL	-	输入/输出供电电源，正常+3.3V 或+5.0V
4	AGND	-	模拟电路的地。AGND 和 DGND 必须连接在一起
19	DGND	-	I/O 和数字电路的地。AGND 和 DGND 必须连接在一起
6	$\overline{\text{RST}}$	I	复位，当 $\overline{\text{RST}}$ 是低电平时，进入低功耗模式，且内部的所有状态都复位。在上电开始时， $\overline{\text{RST}}$ 必须保持低电平，直到电源电压和所有的输入时钟在频率及相位上稳定
5	FILT	O	PLL 环路滤波器输出，该管脚和模拟地之间必须连接一个 RC 网络。对于最较小的 PLL 抖动，滤波网络的终端直接到 AGND。
1	RXP0	I	AES3/SPDIF 正端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。RXP[3:0]输入包含了 4:1 的 S/PDIF 输入选择器。可通过管脚 RXPSEL[1:0]选择所需的通道。不使用的输入端应悬空或接 AGND。
28	RXP1		
27	RXP2		
26	RXP3		
2	RXN	I	AES3/SPDIF 负端输入，单端或差分接收 AES3 或 S/PDIF 编码的数据。在单端信号工作时，该管脚应该接一个电容交流耦合到地。
22	OMCK	I	系统时钟，复位后在 OMCK 管脚上一个上升沿使能 OMCK 系统时钟模式。若 PLL 未锁定，则该管脚输入的时钟信号自动通过 RMCK 端输出。
21	RMCK	O	从 PLL 输出恢复的主时钟。在管脚 U 上接一个 47k Ω 的下拉电阻到 DGND，则频率为 256 倍采样速率(F_s)。在管脚 U 上接一个 47k Ω 的上拉电阻到 VL，则频率为 128 倍采样速率(F_s)。
24	OSCLK	I/O	串行音频位时钟，SDOUT 管脚上输出的串行音频数据位时钟
25	OLRCK	I/O	串行音频左/右通道时钟，SDOUT 管脚输出的串行音频数据的字速率时钟。输出的频率是采样速率(F_s)

管脚编号	管脚名称	管脚属性	管脚描述
23	SDOUT	O	串行音频数据输出，音频数据串行输出管脚。在软件模式下，该管脚必须通过接一个 47kΩ 的上拉电阻到 VL。
7	RXSEL1	I	接收端多路器的选择，选择 RXP[3:0]中的一路作为接收器的输入
8	RXSEL0		
9	TXSEL1	I	发送端多路器的选择（输入）-选择 RXP[3:0]中的一路作为 TX 管脚的输出。如果不使用 TX 通路，应该将它配置为一个不用的接收器输入
10	TXSEL0		
17	TX	O	S/PDIF 复用通道,单端信号，但在输出前不会去除抖动。输出由 TXSEL[1:0]选择。如果不使用 TX 通路，用户应设置使得 TX 输出不使用的接收器输入
11	NV/RERR	O	无效的接收器错误/接收器错误，接收器错误显示。接一个 47kΩ 的电阻到 DGND 选择 NVERR。接一个 47kΩ 的电阻到 VL 选择 RERR。
12	$\overline{\text{AUDIO}}$	O	音频通道状态位，低电平显示有效的线性 PCM 音频。也可在复位时用来选择串行端口格式(SFSEL1)。
13	96KHZ	O	96kHz 采样速率检测，如果采样速率小于等于 48kHz，则输出“0”。如果采样速率大于等于 88.1kHz，则输出“1”。其他情况输出未知。也可在复位时用来选择预加重音频匹配功能。
14	RCBL	O	接收器通道状态块，指出通道状态块的起始。在接收到一个 Z 头码的两帧后 RCBL 变高电平，并保持 16 帧的高电平，随后变低电平。RCBL 在 RMCK 的上升沿变化。可在复位时用来选择串行音频端的主模式或从模式。
16	C	O	通道状态数据，输出来自 AES3 接收器的通道状态数据，由 OLRCK 的上升沿和下降沿采样。也可在复位时用来选择串行端口格式(SFSEL0)。
15	U	O	用户数据，输出来自 AES3 接收器的用户数据，由 OLRCK 的上升沿和下降沿采样。也可在复位时用来选择 RMCK 的频率为 256Fs 或 128Fs。

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

AGND=DGND = 0 V，所有的电压值都是相对于 0V。

参数	符号	额定值	单位
电源电压	V_A, V_D, V_L	6.0	V
输入电流，除供电外的任何管脚 ¹	I_{IN}	±10	mA
输入电压	V_{IN}	-0.3 ~ $V_L+0.3$	V
工作温度（供电）	T_A	-55 ~ 125	°C
存储温度	T_{STG}	-65 ~ 150	°C

注：

1. 上升到100mA的瞬态电流不会引起SCR的栓锁效应。

推荐工作条件

AGND=DGND = 0 V，所有的电压值都是相对于 0V。

参数	符号	最小值	典型值	最大值	单位
电源电压	V_A	3.0	3.3	3.46	V
	V_D	3.0	3.3	3.46	V
	V_L	3.0	3.3 或 5.0	5.25	V
工作温度：商用级 车载级	T_A	-10	-	+70	°C
		-40	-	+85	

电气参数

所有的最小/最大特性和规格都是在具体的工作条件下取得的。典型的性能特征和规格是在额定供电电压和 $T_A=25^{\circ}\text{C}$ 下测量的。

直流特性:

AGND=DGND = 0 V, 所有的电压值都是相对于 0V。

参数	符号	最小值	典型值	最大值	单位
静态模式 ^{2,4}					
静态模式下的供电电流 V_A	I_A	-	10	-	μA
静态模式下的供电电流 V_D	I_D	-	70	-	μA
静态模式下的供电电流 $V_L=3.3\text{V}$	I_L	-	10	-	μA
静态模式下的供电电流 $V_L=5.0\text{V}$	I_L	-	12	-	μA
正常工作 ^{3,4}					
48kHz 帧速率下的电源电流 V_A	I_A	-	5.7	-	mA
48kHz 帧速率下的电源电流 V_D	I_D	-	5.9	-	mA
48kHz 帧速率下的电源电流 $V_L=3.3\text{V}$	I_L	-	2.8	-	mA
48kHz 帧速率下的电源电流 $V_L=5.0\text{V}$	I_L	-	4.2	-	mA
192kHz 帧速率下的电源电流 V_A	I_A	-	9.4	-	mA
192kHz 帧速率下的电源电流 V_D	I_D	-	23	-	mA
192kHz 帧速率下的电源电流 $V_L=3.3\text{V}$	I_L	-	7.8	-	mA
192kHz 帧速率下的电源电流 $V_L=5.0\text{V}$	I_L	-	11.8	-	mA

注:

- 静态模式是指RST=LO且所有的时钟和数据线保持静态。
- 正常工作是指RST=HI。
- 假定没有输入悬空。推荐所有输入在任何时间下都由高或低电平驱动。

数字输入特性:

AGND=DGND = 0 V, 所有的电压值都是相对于 0V。

参 数	符 号	最小值	典型值	最大值	单位
输入漏电流	I_{IN}	-	-	± 0.5	μA
差分输入灵敏度, RXP[7:0]到 RXN	V_{TH}	-	150	200	mVpp
输入滞后	V_H	0.15	-	1.0	V

数字输入规格:

AGND=DGND = 0 V, 所有的电压值都是相对于 0V。

参数	符号	最小值	最大值	单位
输出高电压($I_{OH}=-3.2mA$)	V_{OH}	$V_L-1.0$	-	V
输出低电压($I_{OL}=3.2mA$)	V_{OL}	-	0.5	V
输入高电压, 除 RXP[7:0], RXN	V_{IH}	2.0	$V_L+0.3$	V
输入低电压, 除 RXP[7:0], RXN	V_{IL}	-0.3	0.8	V

转换特性:

参数	符号	最小值	典型值	最大值	单位
RST 管脚低电平脉冲宽度		200	-	-	μs
PLL 时钟恢复的采样速率范围		30	-	200	kHz
RMCK 输出抖动 ⁵		-	200	-	Ps RMS
RMCK 输出占空比 ⁶		45	50	55	%
RMCK 输出占空比 ⁷		50	55	65	%
RMCK/OMCK 最大频率		-	-	50	MHz

注:

- 典型的RMS周期性抖动。
- 时钟由双相编码输入恢复后的占空比。
- 当OMCK作为RMCK输出时的占空比。

典型应用图

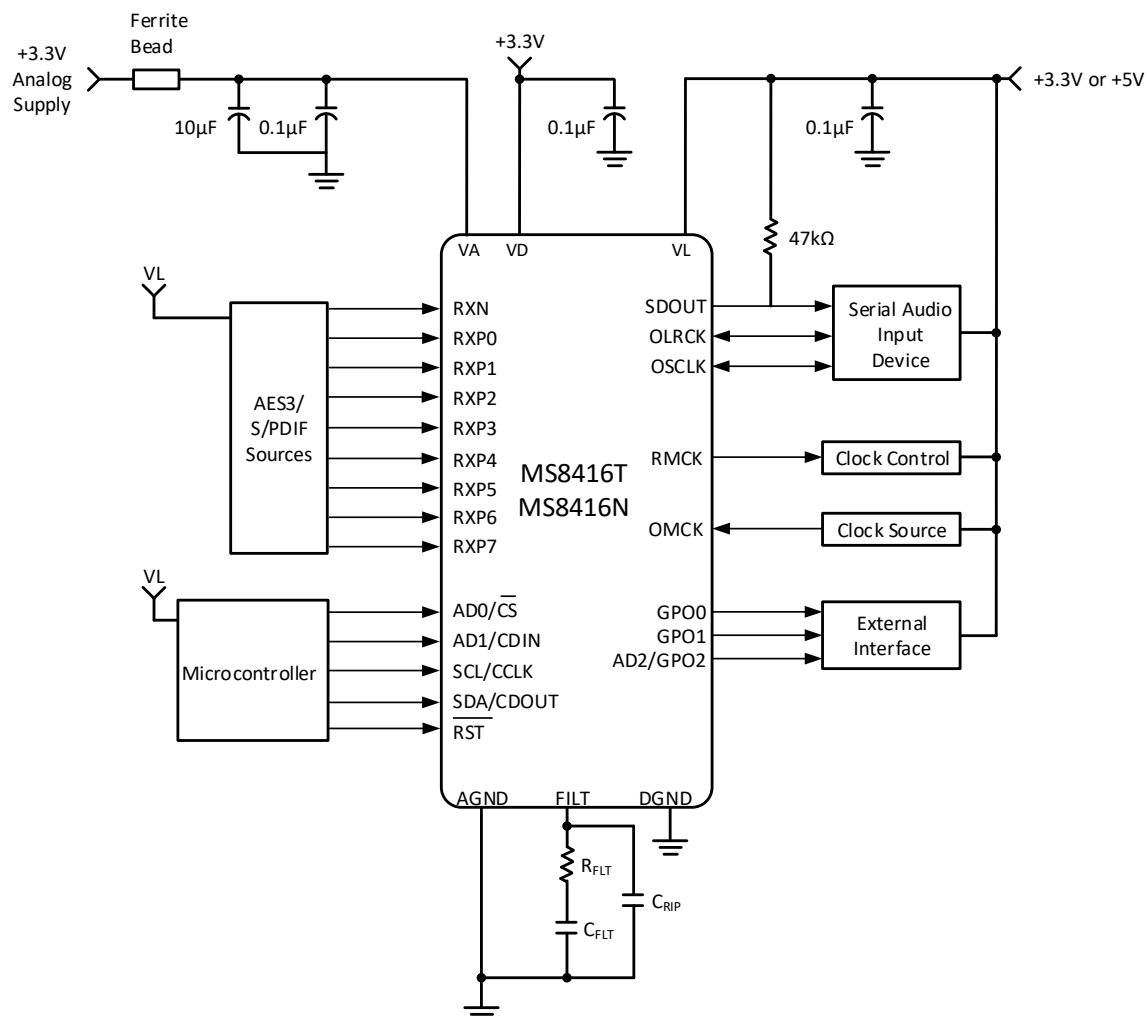


图 1. 典型连接图 - 软件模式

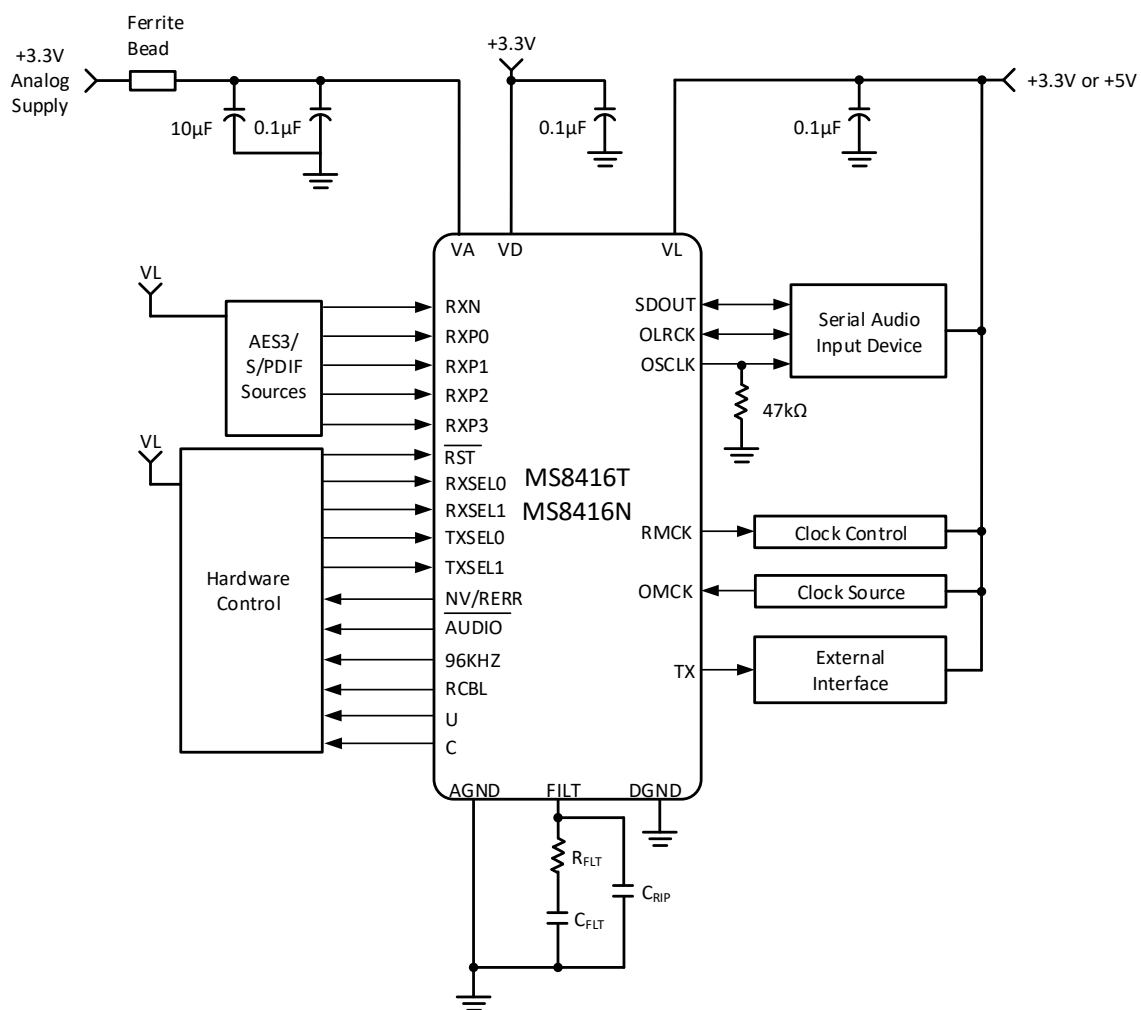
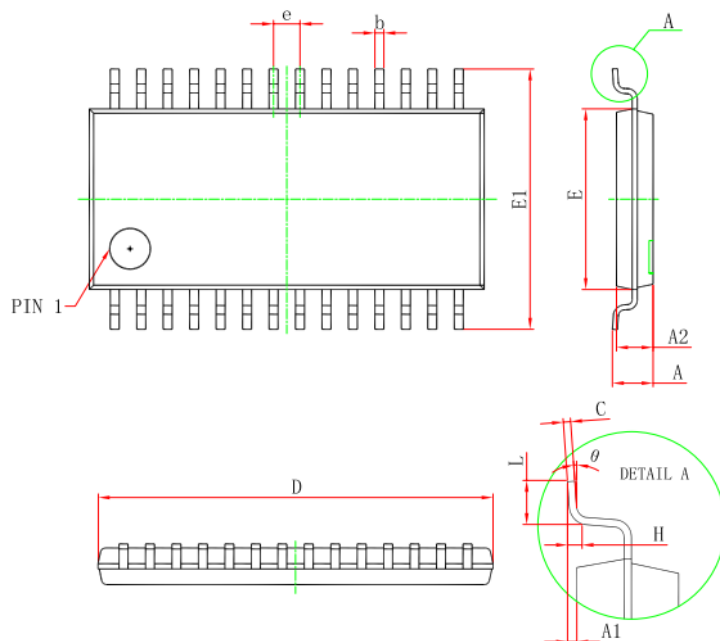


图 2. 典型连接图 - 硬件模式

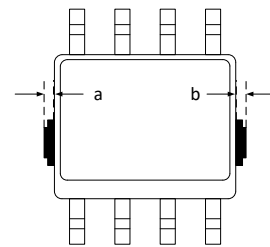
封装外形图

TSSOP28



注：在封装尺寸外，允许 a、b 同时有最大 0.15mm 的废胶尺寸。

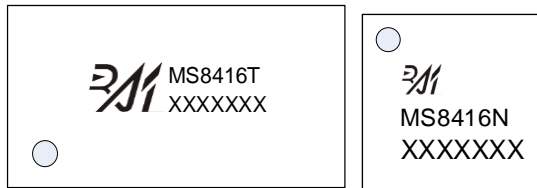
示意图如下：以 SOP8 封装为例。



符号	尺寸（毫米）		尺寸（英寸）	
	最小值	最大值	最小值	最大值
D	9.600	9.800	0.378	0.386
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65(BSC)		0.026(BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°

印章与包装规范

1. 印章内容介绍



产品型号：MS8416T、MS8416N

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS8416T	TSSOP28	3000	1	3000	8	24000
MS8416N	QFN28	1000	8	8000	4	32000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



[http:// www.relmon.com](http://www.relmon.com)