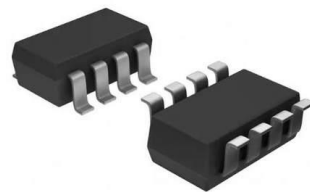


用于开漏模式和推拉模式的 2bit 双向电平转换器

产品简述

MS4553S是一款双向电平转换器，可以用作混合电压的数字信号系统中。其使用两个独立构架的电源供电，A端供电电压范围是1.65V到5.5V，B端供电电压范围是2.3V到5.5V。可用在电压为1.8V、2.5V、3.3V和5V的信号转换系统中。当OE端为低电平时，所有IO端口为高阻态，降低了静态功耗。当VCCA上电后，OE端内部集成了下拉电流源。为了确保在上电或下电过程中，端口保持高阻特性，OE端应通过下拉电阻接地，下拉电阻的阻值由驱动电流源的能力决定。

MS4553S采用SOT23-8封装，工作温度范围是-40°C到+120°C。



SOT23-8

主要特点

- 无需方向控制信号
- 数据速率：推拉模式为20Mbps，开漏模式为2Mbps
- A端电压范围1.65V到5.5V，B端电压范围是2.3V到5.5V
($V_{CCA} \leq V_{CCB}$)
- VCC隔离：如果任何一个电源拉到地，则端口呈现高阻态
- 支持掉电模式

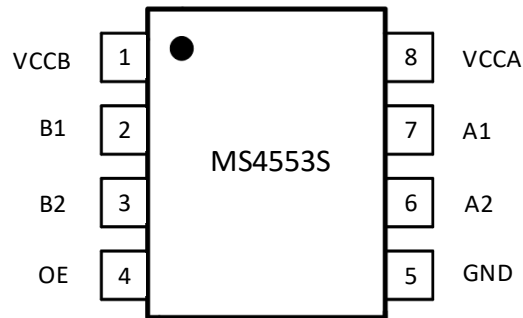
应用

- I²C/SMBus（系统管理总线）
- UART（通用异步收发传输器）
- GPIO（通用输入/输出）

产品规格分类

产品	封装形式	丝印名称
MS4553S	SOT23-8	4553S

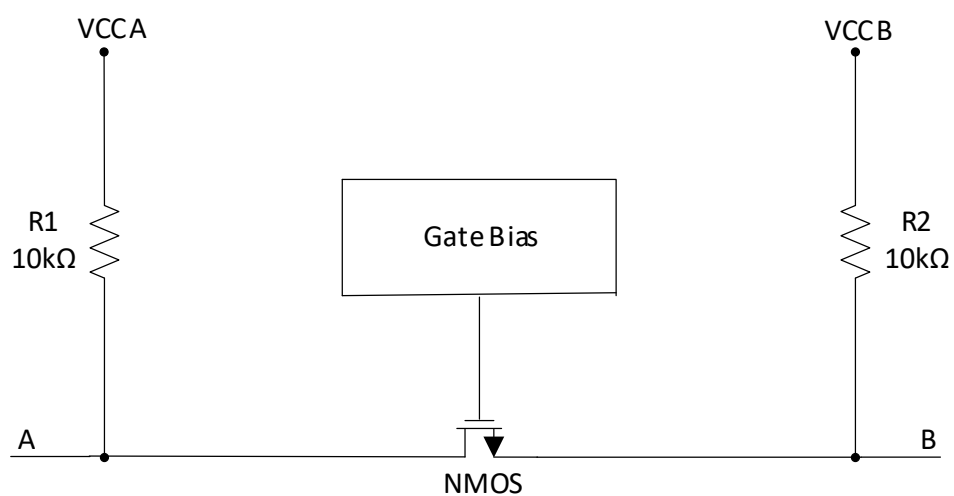
管脚图



管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
1	VCCB	-	B 端口供电电压， $2.3V \leq V_{CCB} \leq 5.5V$
2	B1	I/O	输入/输出端口 B，参考 VCCB
3	B2	I/O	输入/输出端口 B，参考 VCCB
4	OE	I	输出使能端。拉低 OE，将所有输出置于高阻态
5	GND	-	地
6	A2	I/O	输入/输出端口 A，参考 VCCA
7	A1	I/O	输入/输出端口 A，参考 VCCA
8	VCCA	-	A 端口供电电压， $1.65V \leq V_{CCA} \leq 5.5V$ ，且 $V_{CCA} \leq V_{CCB}$

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	测试条件	额定值	单位
电源电压范围 (V_{CCA})		-0.3 ~ +6.0	V
电源电压范围 (V_{CCB})		-0.3 ~ +6.0	V
输入端口电压范围		-0.3 ~ +6.0	V
高阻或掉电状态下加到输出端口的电压		-0.3 ~ +6.0	V
正常输出态时加到输出端口的电压	A 端口	-0.3 ~ $V_{CCA}+0.3V$	V
	B 端口	-0.3 ~ $V_{CCB}+0.3V$	V
输入钳位电流	$V_I < 0V$	-50	mA
输出钳位电流	$V_O < 0V$	-50	mA
持续输出电流 I_O		± 50	mA
持续通过 V_{CCA} 、 V_{CCB} 、GND 的电流		± 100	mA
工作温度范围		-40 ~ +120	°C
结温		150	°C
存储温度		-65 ~ +150	°C
焊接温度(10s)		260	°C

推荐工作条件

$V_{CCA}=1.65V-5.5V$, $V_{CCB}=2.3V-5.5V$, 在 $T_A=25^{\circ}C$ 情况下的典型值, 除非另有说明。

参数	符号	测试条件	最小值	典型值	最大值	单位
供电电压 ¹	V_{CCA}		1.65		5.5	V
	V_{CCB}		2.3		5.5	
高电平输入电压	V_{IH}	A 端口	$V_{CCA}=1.65V\sim1.95V$ $V_{CCB}=2.3V\sim5.5V$	$V_{CCI}-0.4$	V_{CCI} ²	V
			$V_{CCA}=2.3V\sim5.5V$, $V_{CCB}=2.3V\sim5.5V$	$V_{CCI}-0.4$	V_{CCI}	
		B 端口		$V_{CCI}-0.4$	V_{CCI}	
		OE 端口		$V_{CCA}\times0.8$	5.5	
低电平输入电压	V_{IL}	A 端口	0		0.15	V
		B 端口	0		0.15	
		OE 端口	0		$V_{CCA}\times0.2$	
输入信号沿变化	$(\Delta t/\Delta V)$	A 端口推拉驱动		10		ns/V
		B 端口推拉驱动		10		
		控制输入		10		

注:

- V_{CCA} 必须小于等于 V_{CCB} , 且 V_{CCA} 不能超过 5.5V。
- V_{CCI} 是与输入端口相关联的 V_{CC} 。 V_{CCO} 是与输出端口相关联的 V_{CC} 。

电气参数

$V_{CCA}=1.65V-5.5V$, $V_{CCB}=2.3V-5.5V$, 在 $T_A=25^{\circ}C$ 情况下的典型值, 除非另有说明。

电气特性

参数	符号	测试条件		最小值	典型值	最大值	单位
A 端口输出高电压	V_{OHA}	$I_{OH}=-20\mu A$, $V_{IB}\geq V_{CCB}-0.4V$		$V_{CCA}\times 0.7$	$V_{CCA}\times 0.8$		V
A 端口输出低电压	V_{OLA}	$I_{OL}=1mA$, $V_{IB}\leq 0.15V$			0.2	0.3	
B 端口输出高电压	V_{OHB}	$I_{OH}=-20\mu A$, $V_{IA}\geq V_{CCA}-0.4V$		$V_{CCB}\times 0.7$	$V_{CCB}\times 0.8$		
B 端口输出低电压	V_{OLB}	$I_{OL}=1mA$, $V_{IA}\leq 0.15V$			0.2	0.3	
OE 输入电流	I_I	OE			0.1	1	μA
掉电漏电流	I_{OFF}	A 端口	$V_{CCA}=0V$, $V_{CCB}=0V\sim 5.5V$		0.1	1	μA
		B 端口	$V_{CCA}=0V\sim 5.5V$, $V_{CCB}=0V$		0.1	1	
三态输出漏电流	I_{OZ}	A 或 B 端口	OE=0V		0.1	1	μA
静态电流	I_{CCA}	$V_I=V_O=OPEN$, $I_O=0$	$V_{CCA}=1.65V\sim V_{CCB}$, $V_{CCB}=2.3V\sim 5.5V$		0.02	0.1	μA
			$V_{CCA}=5.5V$, $V_{CCB}=0V$		0.1	1	
			$V_{CCA}=0V$, $V_{CCB}=5.5V$		0.1	1	
	$I_{CCA}+I_{CCB}$	$V_I=V_O=OPEN$, $I_O=0$	$V_{CCA}=1.65V\sim V_{CCB}$, $V_{CCB}=2.3V\sim 5.5V$		11	15	μA
	I_{CCB}	$V_I=V_O=OPEN$, $I_O=0$	$V_{CCA}=1.65V\sim V_{CCB}$, $V_{CCB}=2.3V\sim 5.5V$		11	15	μA
			$V_{CCA}=5.5V$, $V_{CCB}=0V$		0.1	1	
			$V_{CCA}=0V$, $V_{CCB}=5.5V$		0.1	1	
关断电流	I_{CCZA}	$V_I=V_O=OPEN$, $I_O=0$, OE=GND	$V_{CCA}=1.65V\sim V_{CCB}$, $V_{CCB}=2.3V\sim 5.5V$		0.1	1	μA
			$V_{CCA}=5.5V$, $V_{CCB}=0V$		0.1	1	
			$V_{CCA}=0V$, $V_{CCB}=5.5V$		0.1	1	

参数	符号	测试条件	最小值	典型值	最大值	单位
关断电流	I_{CCZB}	$V_I=V_O=OPEN$ $I_O=0, OE=GND$	$V_{CCA}=1.65V \sim V_{CCB},$ $V_{CCB}=2.3V \sim 5.5V$	0.1	1	μA
			$V_{CCA}=5.5V, V_{CCB}=0V$	0.1	1	
			$V_{CCA}=0V, V_{CCB}=5.5V$	0.1	1	
OE 输入电容	C_I	$V_{CCA}=3.3V, V_{CCB}=3.3V$		5		pF
A 端口输入电容	C_{IO}	$V_{CCA}=3.3V, V_{CCB}=3.3V$		6.5		pF
B 端口输入电容	C_{IO}			6.5		

时序要求

参数		V _{CCB} =2.5V	V _{CCB} =3.3V	V _{CCB} =5V	单位
		典型值	典型值	典型值	
T _A = +25°C, V _{CCA} = 1.8V, 除非另有说明					
数据速率	推拉模式	18	18	16	Mbps
	开漏模式	2	2	2	
T _A = +25°C, V _{CCA} =2.5V, 除非另有说明					
数据速率	推拉模式	20	18	17	Mbps
	开漏模式	2	2	2	
T _A = +25°C, V _{CCA} = 3.3V, 除非另有说明					
数据速率	推拉模式		20	17	Mbps
	开漏模式		2	2	
T _A = +25°C, V _{CCA} = 5V, 除非另有说明					
数据速率	推拉模式			17	Mbps
	开漏模式			2	

开关特性

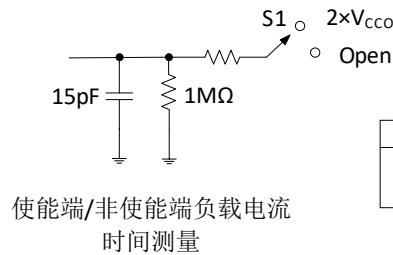
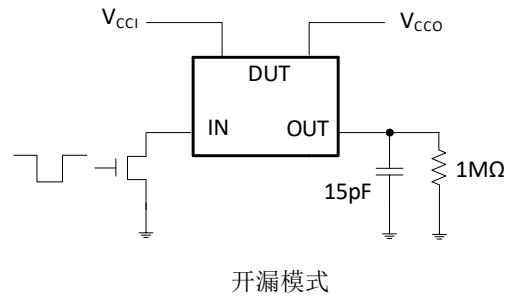
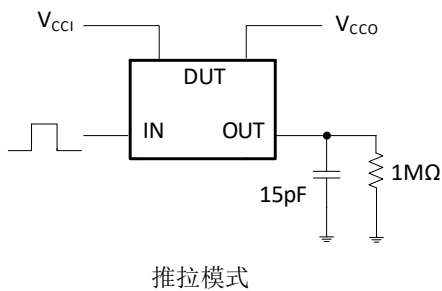
 $T_A = +25^{\circ}\text{C}$, $V_{CC} = 1.8\text{V}$, 除非另有说明。

参数	符号	测试条件	V _{CCB} = 2.5V	V _{CCB} = 3.3V	V _{CCB} = 5V	单位
			典型值	典型值	典型值	
V _{CCA} = 1.8V						
A 到 B 延时	t _{PHL}	推拉模式	2.4	3.0	5.4	ns
		开漏模式	26.0	26.3	26.7	
	t _{PLH}	推拉模式	4.0	3.6	3.5	
		开漏模式	175	145	110	
B 到 A 延时	t _{PHL}	推拉模式	2.0	2.6	3.6	ns
		开漏模式	26.0	26.1	26.2	
	t _{PLH}	推拉模式	1.7	1.5	1.4	
		开漏模式	133	69	51	
OE 开启时间 (t _{PZH} 和 t _{PZL})	t _{EN}		5.2	4.4	3.8	ns
OE 关断时间 (t _{PHZ} 和 t _{PLZ})	t _{DIS}		614	616	626	ns
A 端口上升沿	t _{rA}	推拉模式	16	15	14	ns
		开漏模式	89	31	10	
B 端口上升沿	t _{rB}	推拉模式	12	11	9	ns
		开漏模式	128	98	58	
A 端口下降沿	t _{fA}	推拉模式	10	9	8	ns
		开漏模式	1.9	1.7	1.6	
B 端口下降沿	t _{fB}	推拉模式	9	14	18	ns
		开漏模式	2.2	2.3	2.9	
通道延时偏差	t _{sk(0)}		0.5	0.5	0.5	ns
数据速率		推拉模式	18	18	17	Mbps
		开漏模式	2	2	2	
V _{CCA} = 2.5V						
A 到 B 延时	t _{PHL}	推拉模式	2.7	3.3	4.8	ns
		开漏模式	26.2	26.4	26.7	
	t _{PLH}	推拉模式	2.6	2.4	2.3	
		开漏模式	169	144	110	
B 到 A 延时	t _{PHL}	推拉模式	2.4	2.3	2.4	ns
		开漏模式	26.3	26.4	26.5	
	t _{PLH}	推拉模式	2.0	1.9	1.8	
		开漏模式	165	118	55	

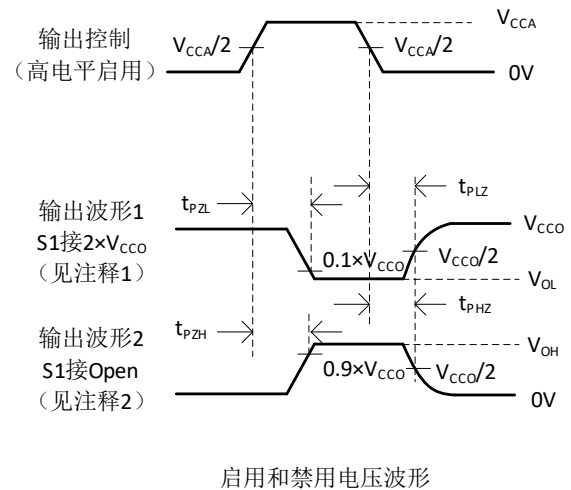
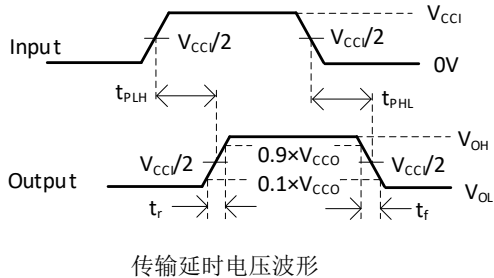
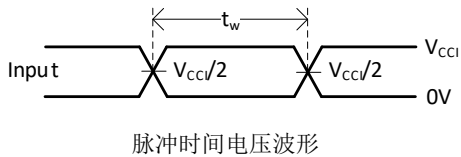
参数	符号	测试条件	V _{CCB} = 2.5V	V _{CCB} = 3.3V	V _{CCB} = 5V	单位
			典型值	典型值	典型值	
V _{CCA} = 2.5V						
OE 开启时间 (t _{PZH} 和 t _{PZL})	t _{EN}		14	13	12	ns
OE 关断时间 (t _{PHZ} 和 t _{PLZ})	t _{DIS}		630	635	640	
A 端口上升沿	t _{rA}	推拉模式	13	13	12	ns
		开漏模式	120	70	10	
B 端口上升沿	t _{rB}	推拉模式	4.5	3.4	2.6	ns
		开漏模式	122	96	62	
A 端口下降沿	t _{fA}	推拉模式	8	7	6	ns
		开漏模式	2.0	1.9	1.7	
B 端口下降沿	t _{fB}	推拉模式	8	12	15	ns
		开漏模式	1.9	2.1	2.7	
通道延时偏差	t _{sk(0)}		0.5	0.5	0.5	ns
V _{CCA} = 3.3V						
A 到 B 延时	t _{PHL}	推拉模式		3.5	4.9	ns
		开漏模式		26.3	26.7	
	t _{PLH}	推拉模式		2.2	2.0	
		开漏模式		133	104	
B 到 A 延时	t _{PHL}	推拉模式		3.0	3.2	ns
		开漏模式		26.6	26.8	
	t _{PLH}	推拉模式		1.8	1.7	
		开漏模式		132	83	
OE 开启时间 (t _{PZH} 和 t _{PZL})	t _{EN}			12	11	ns
OE 关断时间 (t _{PHZ} 和 t _{PLZ})	t _{DIS}			630	635	
A 端口上升沿	t _{rA}	推拉模式		12	11	ns
		开漏模式		87	36	
B 端口上升沿	t _{rB}	推拉模式		10	9	ns
		开漏模式		87	56	

参数	符号	测试条件	V _{CCB} = 2.5V	V _{CCB} = 3.3V	V _{CCB} = 5V	单位
			典型值	典型值	典型值	
V _{CCA} = 3.3V						
A 端口下降沿	t _{fA}	推拉模式		12	11	ns
		开漏模式		2.3	2.0	
B 端口下降沿	t _{fB}	推拉模式		13	16	ns
		开漏模式		2.0	2.5	
通道延时偏差	t _{sk(0)}			0.5	0.5	ns
V _{CCA} = 5.0V						
A 到 B 延时	t _{PHL}	推拉模式			5.4	ns
		开漏模式			26.7	
	t _{PLH}	推拉模式			1.9	
		开漏模式			120	
B 到 A 延时	t _{PHL}	推拉模式			5.6	ns
		开漏模式			27.3	
	t _{PLH}	推拉模式			1.7	
		开漏模式			126	
OE 开启时间 (t _{PZH} 和 t _{PZL})	t _{EN}				10	ns
OE 关断时间 (t _{PHZ} 和 t _{PLZ})	t _{DIS}				636	
A 端口上升沿	t _{rA}	推拉模式			8	ns
		开漏模式			79	
B 端口上升沿	t _{rB}	推拉模式			7	ns
		开漏模式			73	
A 端口下降沿	t _{fA}	推拉模式			8.7	ns
		开漏模式			2.7	
B 端口下降沿	t _{fB}	推拉模式			8.6	ns
		开漏模式			2.4	
通道延时偏差	t _{sk(0)}				0.5	ns

参数测试信息



TEST	S1
t_{PZL}/t_{PLZ}	$2 \times V_{CC0}$
t_{PHZ}/t_{PZH}	Open



注：1. C_L 包括探针和夹电容。

2. 波形 1 用于具有内部条件的输出，使输出为低电平，除非输出控制端关断。波形 2 用于具有内部条件的输出，使输出为高电平，除非输出控制端关断。

3. 所有的输入脉冲由具有以下特性的发生器提供： $PRR \leq 10\text{MHz}$ ， $Z_0 = 50\Omega$ ， $dv/dt \geq 1\text{V/ns}$ 。

4. 输出一次测量一次，每次测量都要转换一次。

5. t_{PLZ} 、 t_{PHZ} 与 t_{DIS} 相同。

6. t_{PZL} 、 t_{PZH} 与 t_{EN} 相同。

7. t_{PLH} 、 t_{PHL} 与 t_{PD} 相同。

8. V_{CC1} 是与输入端口相关联的 V_{CC} 。

9. V_{CC0} 是与输出端口相关联的 V_{CC} 。

10. 所有参数和波形并不是适用于所有设备。

应用说明

MS4553S 可以用于桥接两个不同的电压节点，以成功连接电子系统中的逻辑电平。它可以用在点对点拓扑中，用于连接运行在不同接口电压下的设备或系统中。它的主要目标是用开漏模式与 I/O 口进行数据连接，例如 I²C 和 1-Wire，数据是双向传输且不需要控制信号，也可以用推拉模式与 I/O 口进行数据连接。

输入驱动需求

信号的下降时间(t_{fA} , t_{fB})取决于外部驱动器的输出阻抗，且驱动器能够驱动 MS4553S 的数据 I/O 口。同样的， t_{PHL} 和数据速率也取决于外部驱动器的输出阻抗。 t_{fA} , t_{fB} , t_{PHL} 的值和转换速率定义为，假设外部驱动器的输出阻抗小于 50 Ω 情况下的值。

上电

在运行期间，要保证 $V_{CCA} \leq V_{CCB}$ 。在上电运行期间，每个电源的排序不会损坏设备，因此可以先提升任意一个电源。

输出负载注意事项

建议使用 PCB 布线长度小的 PCB 布局，以避免过大的电容负载并确保正确的单次触发发生。PCB 信号线走线长度应保持足够短，以使每次影射的往返延迟小于单次触发持续时间。通过确保任何一次影射都能在驱动器处看到一个低阻抗，从而改善信号完整性。设计的单次触发周期保持在接近 30ns。可以驱动的集总负载的最大电容也直接取决于单次持续时间。对于非常大的容性负载，单次触发可以在信号被完全驱动到正轨之前超时。通过对动态参数 I_{CC} 、负载驱动能力和最大比特率之间的权衡，设置单次触发的持续时间为最佳状态。从 MS4553S 的输出，可以看到 PCB 走线长度和连接器都会使电容增加，因此建议考虑使用集总负载电容，以避免重新单次触发、总线竞争、输出信号震荡或其他不利的系统级影响。

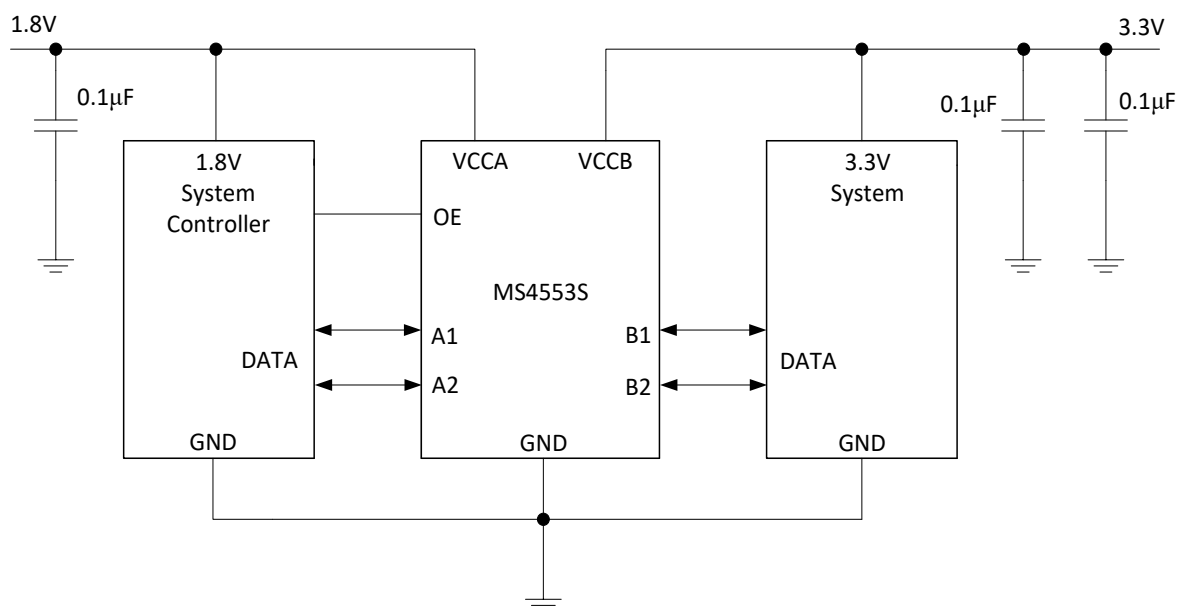
启用和关断

MS4553S 有一个 OE 输入端口。当 OE 为低电平时，使器件关断，所有 I/O 口在高阻状态。只要 V_{CCA} 通电，OE 就会存在一个内部的下拉电流源。关断时间(t_{DIS})表示 OE 变为低电平和输出为高阻状态之间的延迟。启用时间(t_{EN})表示必须在 OE 被提升为高电平后，用户才允许单次触发电路运行的时间。

I/O 口的上拉和下拉电阻

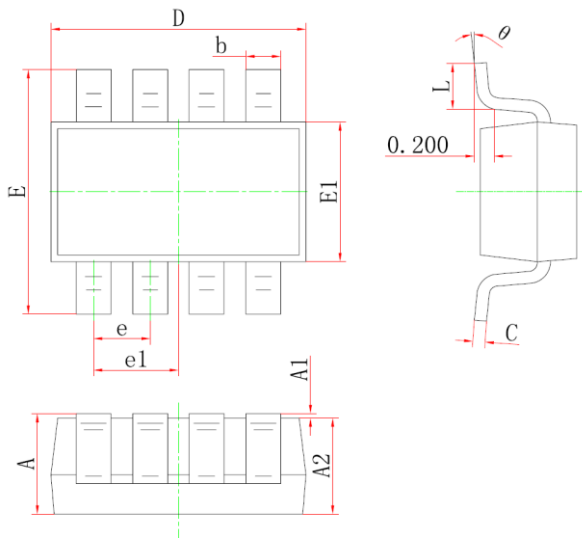
对于 V_{CCA} ，每一个 A 端口都有一个 10k Ω 的内部上拉电阻；对于 V_{CCB} ，每一个 B 端口都有一个 10k Ω 的内部上拉电阻。如果需要一个更小的上拉电阻，必须在 I/O 口到 V_{CCA} 或 V_{CCB} 之间，添加一个外部电阻。然而，加上一个阻值更小的上拉电阻将会影响 V_{OL} 电平。当 OE 为低电平时，MS4553S 内部上拉电阻会被关断。

典型应用图



封装外形图

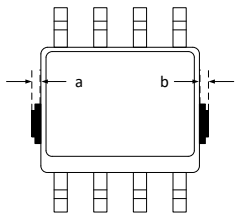
SOT23-8



符号	尺寸（毫米）		尺寸（英寸）	
	最小值	最大值	最小值	最大值
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E1	1.500	1.700	0.059	0.067
E	2.650	2.950	0.104	0.116
e	0.650BSC		0.026BSC	
e1	0.975BSC		0.038BSC	
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

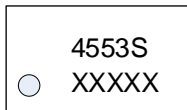
注：在封装尺寸外，允许 a、b 同时有最大 0.15mm 的废胶尺寸。

示意图如下：以 SOP8 封装为例



印章与包装规范

1. 印章内容介绍



产品型号：4553S

生产批号：XXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS4553S	SOT23-8	3000	10	30000	4	120000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！

**MOS电路操作注意事项**

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室

[http:// www.relmon.com](http://www.relmon.com)