

2.7V 到 5.5V、串行输入、电压输出、16 位数模转换器

主要特点

- 3V 和 5V 单电源
- 低功耗
- 建立时间：1.2 μ s
- 无缓冲电压输出能够直接驱动 60k Ω 负载
- 低毛刺：6nV-s
- 兼容 SPI/QSPI/MICROWIRE 和 DSP 接口标准

产品简述

MS5531/MS5531M 是一款单通道、16 位、串行输入、电压输出的数模转换器，采用 2.7V 至 5.5V 单电源供电，输出范围为 0V 至 VREF。工作温度范围为 -40°C 至 +125°C。

MS5531/MS5531M 提供无缓冲输出，低建立时间、低功耗和低失调误差等特性。并且具有低噪声性能和低毛刺，适合多种终端系统使用。

应用

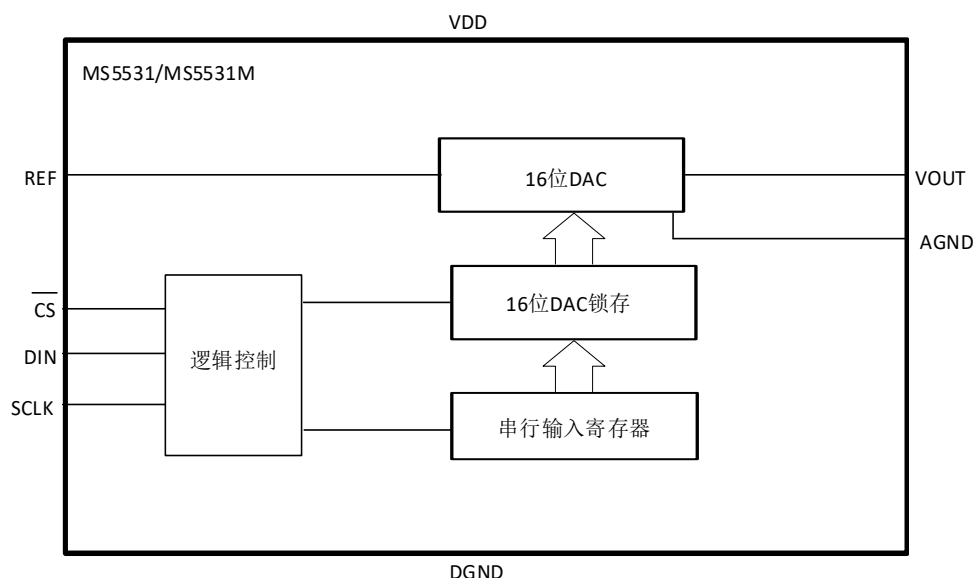
- 精密源测量仪器
- 自动测试设备
- 数据采集系统
- 工艺过程控制

产品规格分类

产品	封装形式	丝印名称	档位	最大 INL (LSB)
MS5531	SOP8	MS5531	A	± 2
			B	± 4
			C	± 8
			D	± 12
*MS5531M	MSOP8	MS5531M	-	-

*暂未提供此封装。若有需要，请联系杭州瑞盟销售中心

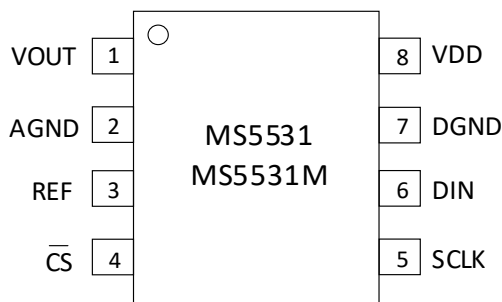
内部框图



目录

1. 主要特点	1
2. 产品简述	1
3. 应用	1
4. 产品规格分类	1
5. 内部框图	1
6. 目录	2
7. 管脚图	3
8. 管脚说明	3
9. 极限参数	4
10. 推荐工作条件	4
11. 电气参数	5
12. 时钟特性	6
13. 典型特性曲线	7
14. 工作原理	8
14.1 数模转换部分	8
14.2 串行接口	9
14.3 单极性输出结构	9
15. 典型应用	10
15.1 布局指南	10
15.2 光耦合器电路	10
15.3 多通道译码电路	11
16. 封装外形图	12
17. 印章与包装规范	13
18. 声明	14
19. MOS电路操作注意事项	15

管脚图



管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
MS5531/MS5531M			
1	VOUT	O	DAC 的模拟输出电压
2	AGND	-	模拟参考地
3	REF	I	DAC 参考输入电压, 电压范围 2V 至 V_{DD}
4	\overline{CS}	I	片选输入控制
5	SCLK	I	时钟输入, 上升沿有效
6	DIN	I	串行数据输入
7	DGND	-	数字参考地
8	VDD	-	电源

极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。DGND=AGND=0V，所有的电压值都是相对于0V。

参数	符号	额定值	单位
电源电压	V_{DD}	-0.3 ~ +6.0	V
输入电流	I_{IN}	±10	mA
工作环境温度 ¹	T_A	-40 ~ +125	°C
存储温度 ¹	T_{STG}	-65 ~ +150	°C
ESD (HBM)	V_{ESD}	>±3k	V

注 1：工作环境温度，以及存储温度的项目以外，所有温度为 $T_A = 25^{\circ}\text{C}$ 。

推荐工作条件

参数	符号	参数范围			单位
		最小值	典型值	最大值	
电源电压范围	V_{DD}	2.7	5	5.5	V
参考电压范围	V_{REF}	2	3	V_{DD}	V

电气参数

 $V_{DD}=5.0V$, $V_{REF}=3V$, $AGND=DGND=0V$, $T_A=T_{MIN} \sim T_{MAX}$ 。注意：没有特别规定，环境温度为 $T_A=25^{\circ}C \pm 2^{\circ}C$ 。

参数		测试条件	最小值	典型值	最大值	单位
静态特性						
分辨率				16		bits
积分非线性	A 档	$V_{REF}=3V$, $V_{DD}=5V$, $T_A=25^{\circ}C$		± 0.5	± 2	LSB
	B 档			± 2	± 4	
	C 档			± 4	± 8	
	D 档			± 8	± 12	
微分非线性		$V_{REF}=3V$, $V_{DD}=5V$, $T_A=25^{\circ}C$			± 7	LSB
增益误差		$T_A=25^{\circ}C$		± 2	± 5	LSB
增益误差温度系数				± 2		ppm/ $^{\circ}C$
单极零码误差		$T_A=25^{\circ}C$		± 2	± 2.5	LSB
单极零码误差温度系数				± 0.1		ppm/ $^{\circ}C$
输出特性						
输出电压范围		单极模式	0		$V_{REF}-1LSB$	V
输出电压建立时间		$C_L=10pF$		1.2		μs
转换速率		$C_L=10pF$, 0%-63%		4		V/ μs
数字到模拟毛刺脉冲		1LSB		3.8		nV-sec
数字馈通		$V_{REF}=2.048V$		0.2		nV-sec
输出噪声密度		DAC 码=0x8400, $f=1kHz$		11.8		nV/\sqrt{Hz}
电源抑制比		$\Delta V_{DD} \pm 10\%$		± 1.0		LSB
DAC 参考输入						
参考输入范围			2.0		V_{DD}	V
参考输入阻抗 ²				13.5		k Ω
逻辑输入						
输入电流				± 1		μA
输入低电压					0.8	V
输入高电压			2.4			V
输入电容				10		pF
输入迟滞电压				0.15		V
电源电压						
电源电压			2.7		5.5	V
电流		数字输入为 0		2	20	μA
功耗		数字输入为 0		10	100	μW

注 2：参考输入电阻与代码相关。当 Code=0x8555 时，参考输入阻抗最小。

时钟特性

在没有特别注明下： $V_{DD}=2.7V \sim 5.5V \pm 10\%$ ， $V_{REF}=2.048V$ ， $V_{INH}=V_{DD}$ 的 90%， $V_{INL}=V_{DD}$ 的 10%， $AGND=DGND=0V$ ， $-40^{\circ}C < T_A < +125^{\circ}C$ 。

参数	符号	参数值	单位
SCLK 周期频率	f_{SCLK}	20	MHz
SCLK 周期时间	t_1	50	ns min
SCLK 高电平时间	t_2	25	ns min
SCLK 低电平时间	t_3	25	ns min
\overline{CS} 低到 SCLK 高的建立时间	t_4	30	ns min
\overline{CS} 高到 SCLK 高的建立时间	t_5	45	ns min
SCLK 高到 \overline{CS} 低保持时间	t_6	45	ns min
SCLK 高到 \overline{CS} 高保持时间	t_7	30	ns min
数据启动时间	t_8	20	ns min
数据保持时间	t_9	10	ns min
\overline{CS} 为高的有效时间	t_{10}	60	ns min

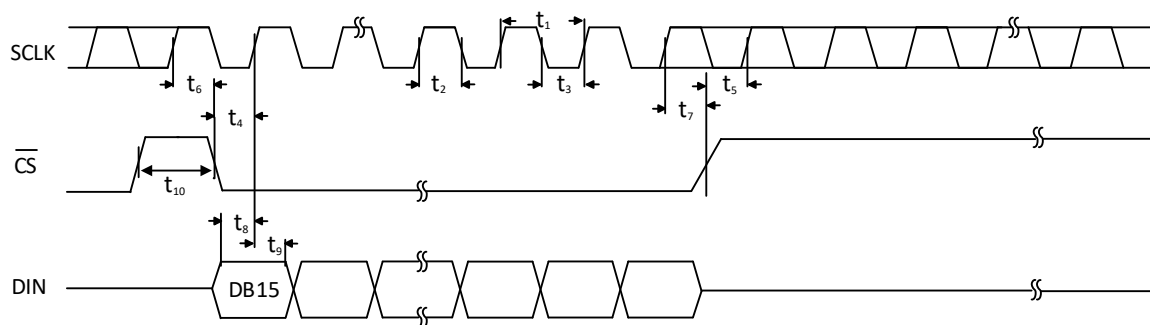


图 1. 时序图

典型特性曲线

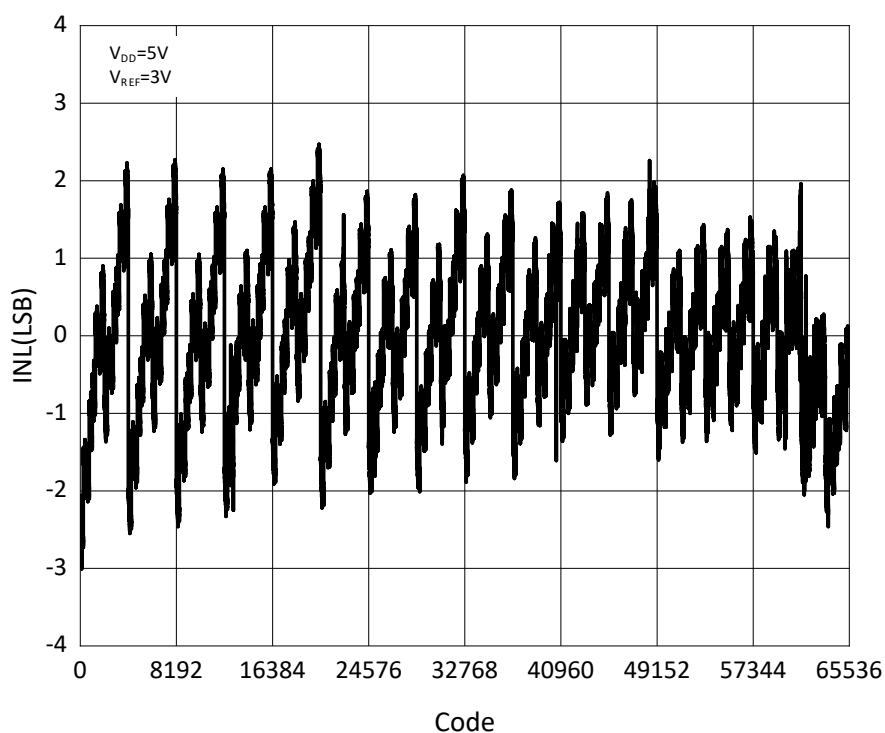


图 2. 积分非线性 vs. 码

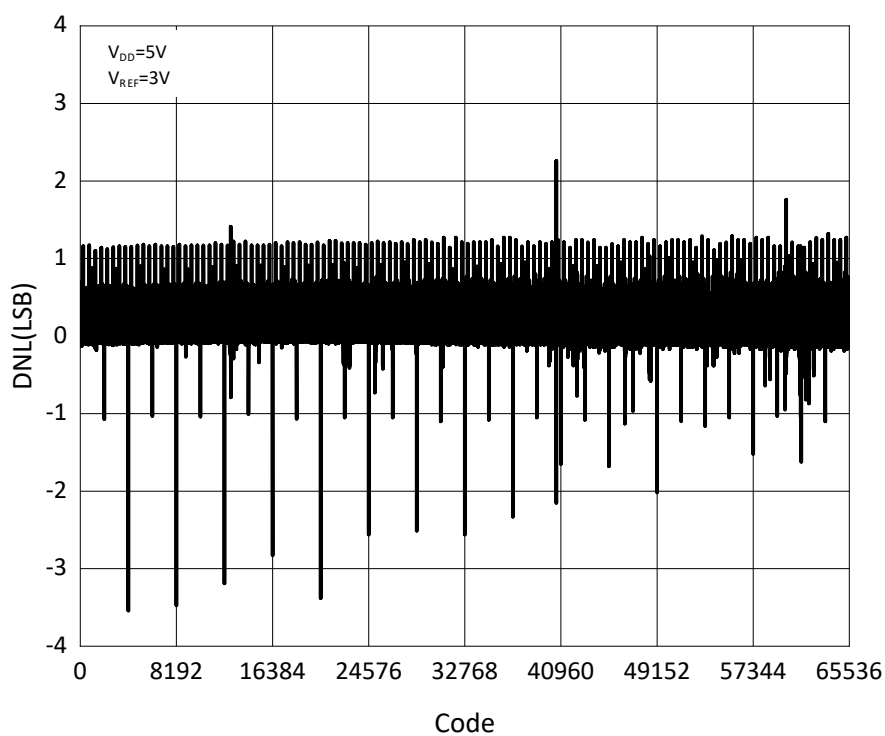


图 3. 微分非线性 vs. 码

工作原理

MS5531/MS5531M 是一款单通道、16 位、串行输入、电压输出 DAC。工作电压范围是 2.7V 至 5.5V。数据通过三线或四线式串行接口，以 16 位字格式写入该器件。为确保处于已知上电状态，该器件设计具有上电复位功能。MS5531/MS5531M 单极性模式下，输出为 0V。

数模转换部分

DAC 架构包含两个匹配的 DAC 部分。图 4 所示为简化电路图。MS5531/MS5531M 采用分段式 DAC 架构。16 位数据中的高 4 位通过解码后，可驱动 E1 到 E15 的 15 个开关。每个开关都将 15 个匹配电阻中的一个连接到 AGND 或 V_{REF} 。16 位数据中的其余 12 位驱动电压模式 R-2R 梯形网络的 S0 至 S11 开关。

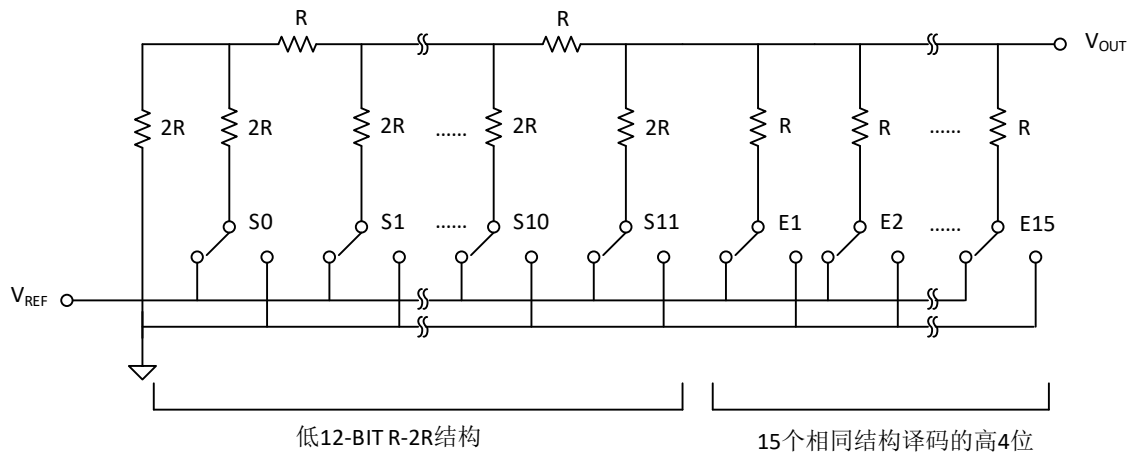


图 4. DAC 结构

采用这种 DAC 配置，输出阻抗与代码无关，而基准电压源的输入阻抗则与代码高度相关。输出电压与基准电压相关，如下式所示：

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

其中：D 为载入 DAC 寄存器的十进制数据字。N 为 DAC 的分辨率。对于 2.5V 基准电压，上述公式可简化为下式：

$$V_{OUT} = \frac{2.5 \times D}{65536}$$

这样，DAC 载入中间电平代码时 V_{OUT} 为 1.25V，载入满量程代码时 V_{OUT} 为 2.5V。LSB 大小为 $V_{REF}/65536$ 。

串行接口

MS5531/MS5531M 由三线或四线式串行接口控制，能够以最高 20MHz 的时钟速率工作，并与 SPI、QSPI、MICROWIRE 和 DSP 接口标准兼容。除 16 位 DAC 寄存器外，MS5531/MS5531M 还有一个独立的串行输入寄存器，新数据值可以预载到该串行输入寄存器中，而不会干扰现有 DAC 输出电压。

在 $\overline{\text{CS}}$ 从高电平变为低电平后，数据在串行时钟 SCLK 的上升沿同步载入，并锁存在串行输入寄存器中，16 个数据位全部载入串行输入寄存器之后， $\overline{\text{CS}}$ 应从低电平变为高电平。数据以 16 位字形式载入，MSB 优先。只能 $\overline{\text{CS}}$ 处于低电平时，将数据载入器件。

单极性输出结构

该 DAC 能够驱动 60kΩ 的无缓冲负载。图 5 所示为一个典型的单极性输出电压电路。该示例使用了 2.5V 基准和低失调、零漂移基准电压缓冲器 MS8629。

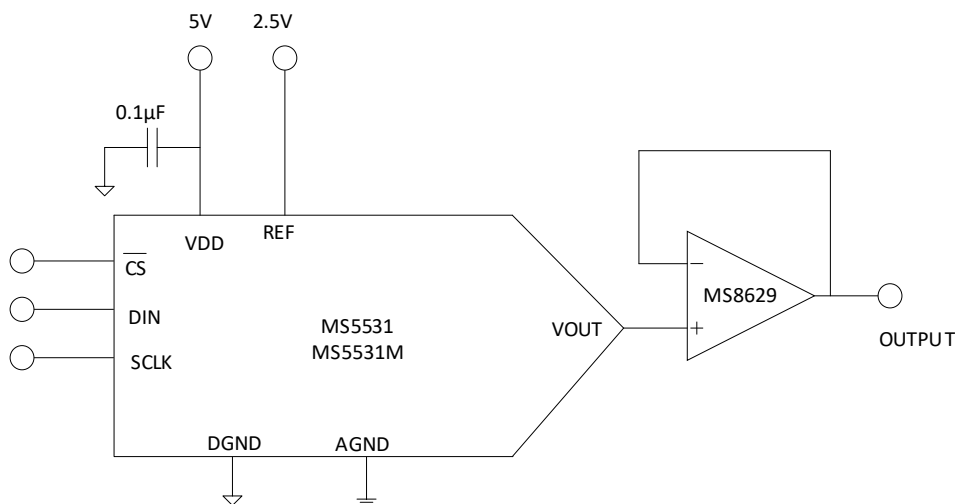


图 5. 单极性输出电路结构

假设使用理想的基准电压源，则单极性最差情况输出电压可以通过下式计算：

$$V_{\text{OUT-UNI}} = \frac{D}{2^{16}} \times (V_{\text{REF}} + V_{\text{GE}}) + V_{\text{ZSE}} + \text{INL}$$

其中： $V_{\text{OUT-UNI}}$ 为单极性模式最差情况输出。D 为载入 DAC 的代码。 V_{REF} 为施加于器件的基准电压。 V_{GE} 为增益误差，单位(V)。 V_{ZSE} 为零电平误差，单位(V)。 INL 为积分非线性，单位(V)。

典型应用

布局指南

在任何注重精度的电路中，精心考虑电源和接地回路布局有助于确保达到规定的性能。MS5531/MS5531M 所用的印刷电路板(PCB)应采用模拟部分与数字部分分离设计，并限制在电路板的一定区域内。如果 MS5531/MS5531M 所在系统有多个器件要求模拟地-数字地连接，则只能在一个点进行连接。星形接地点尽可能靠近该器件。MS5531/MS5531M 应当具有足够大的 $10\mu\text{F}$ 电源旁路电容，与每个电源上的 $0.1\mu\text{F}$ 电容并联，并且尽可能靠近封装体，最好是正对着该器件。 $10\mu\text{F}$ 电容为钽珠型电容。 $0.1\mu\text{F}$ 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESI)，如高频时提供低阻抗接地路径的普通陶瓷型电容，以便处理内部逻辑开关所引起的瞬态电流。

光耦合器电路

MS5531/MS5531M 是施密特触发的数字输入，使得它们可以接收缓慢的数字传输。这些适合在工业中应用，其中可能需要通过光耦合器将 DAC 与控制器隔离，下图 6 所示光耦合器隔离电路结构。

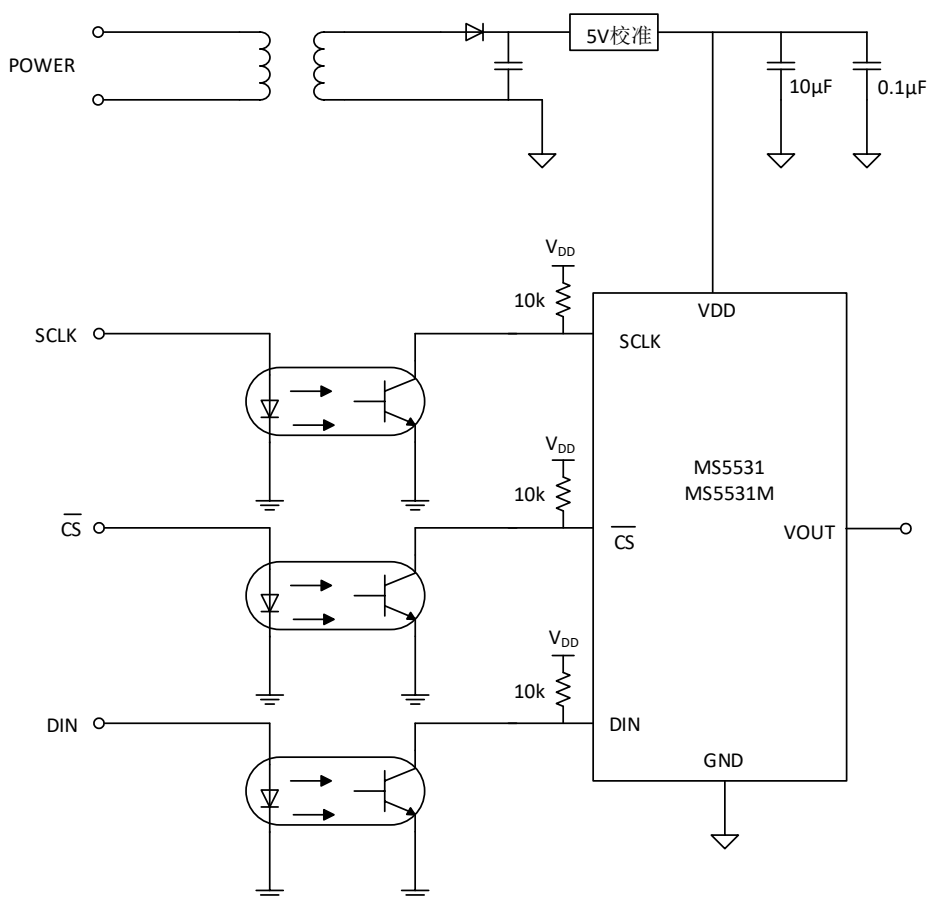


图 6. 光耦合器接口电路框图

多通道译码电路

MS5531/MS5531M 具有片选引脚 $\overline{\text{CS}}$ ，能够选择一个或者多个 DAC 一起工作。所有芯片接收相同的时钟和数据，但是在某一个时间，只能有一个芯片接收 $\overline{\text{CS}}$ 信号。DAC 的地址由译码器决定。在数字通路上存在数字馈通现象，使用突发时钟能够将数字馈通对模拟信号通道的影响降至最低。典型电路结构如图 7 所示。

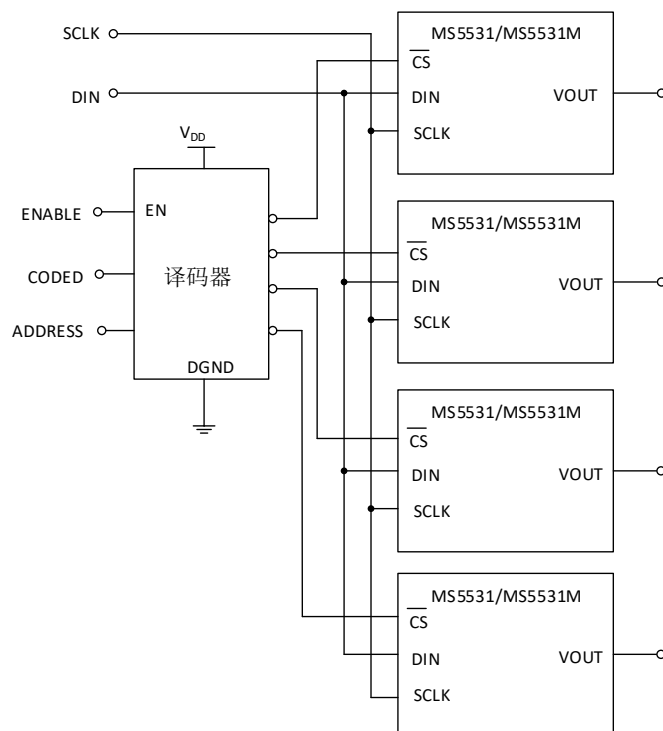
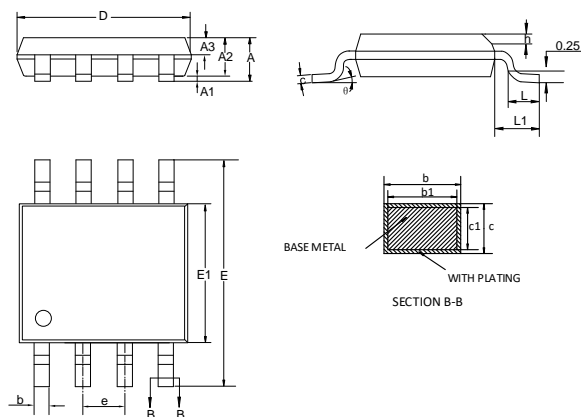


图 7. 多路 DAC

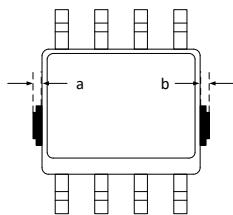
封装外形图

SOP8



符号	尺寸（毫米）		
	最小值	典型值	最大值
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	-	0.47
b1	0.38	0.41	0.44
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0°	-	8°

注：在封装尺寸外，允许 a、b 同时有最大 0.15mm 的废胶尺寸。



印章与包装规范

1. 印章内容介绍



产品型号：MS5531、MS5531M

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS5531	SOP8	2500	1	2500	8	20000
MS5531M	MSOP8	3000	1	3000	8	24000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



[http:// www.relmon.com](http://www.relmon.com)