

H 桥栅极驱动控制器

主要特点

- 单通道 H 桥栅极驱动器
 - 驱动四个外部 N 沟道 MOSFET
 - 支持 100% 脉宽调制 (PWM) 占空比
- 工作电源电压范围: 5.5V 至 45V
- 三个控制模式
 - PH/EN、独立半桥和 PWM
- 可调压摆率控制
- 每个半桥独立控制
- 支持 1.8V、3.3V 和 5V 逻辑输入
- 电流分流放大器
- 集成 PWM 电流调节功能
- 低功耗休眠模式
- 保护特性
 - 电源欠压锁定 (UVLO)
 - 电荷泵欠压 (CPUV) 锁定
 - 过流保护 (OCP)
 - 栅极驱动故障 (GDF)
 - 过温保护 (TSD)
 - 故障调节输出 (nFAULT)
- AEC-Q100 认证

应用

- 电动车窗升降器、天窗、座椅、滑动门、后备箱和尾门
- 继电器
- 刷式直流泵

产品简述

MS31702NA 是一款小型单通道 H 桥栅极驱动器。它使用四个外部 N 通道 MOSFET，驱动一个双向刷式直流电机。

PH/EN、独立半桥或 PWM 允许轻松连接到控制器电路。内部传感放大器提供可调的电流控制。集成的电荷泵可提供 100% 占空比，而且可用于驱动外部反向电池开关。

独立半桥模式支持半桥共享，能够控制多个直流电机。MS31702NA 内置相应的电路，能够使用固定关断时间的 PWM 电流斩波来调节绕组电流。

MS31702NA 可以通过可编程压摆率控制技术，降低电磁干扰 (EMI)，可以灵活应用，而且可以防止任何栅极短路问题。

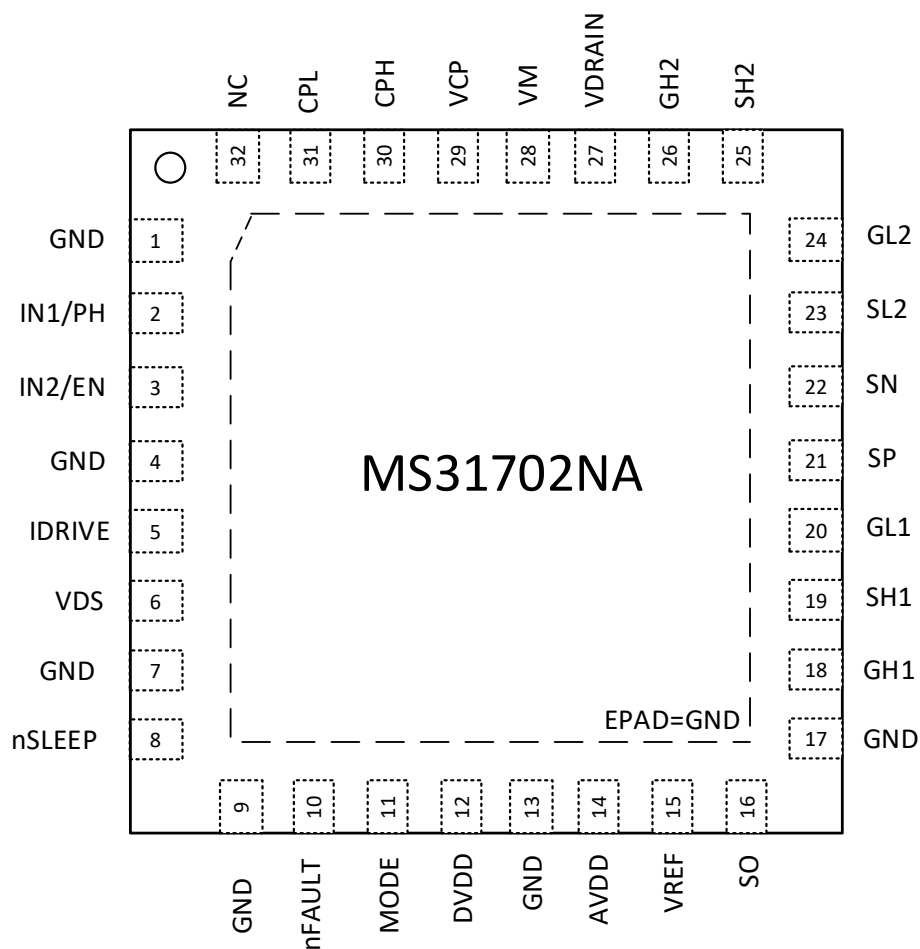
产品规格分类

产品	封装形式	丝印名称
MS31702NA	QFN32	MS31702NA

目录

1. 主要特点	1
2. 应用	1
3. 产品简述	1
4. 产品规格分类	1
5. 目录	2
6. 管脚图	3
7. 管脚说明	4
8. 内部框图	6
9. 极限参数	7
10. 推荐工作条件	8
11. 电气参数	9
12. 功能描述	14
13. 典型应用图	15
14. 封装外形图	16
15. 印章与包装规范	17
16. 声明	18
17. MOS 电路操作注意事项	19

管脚图

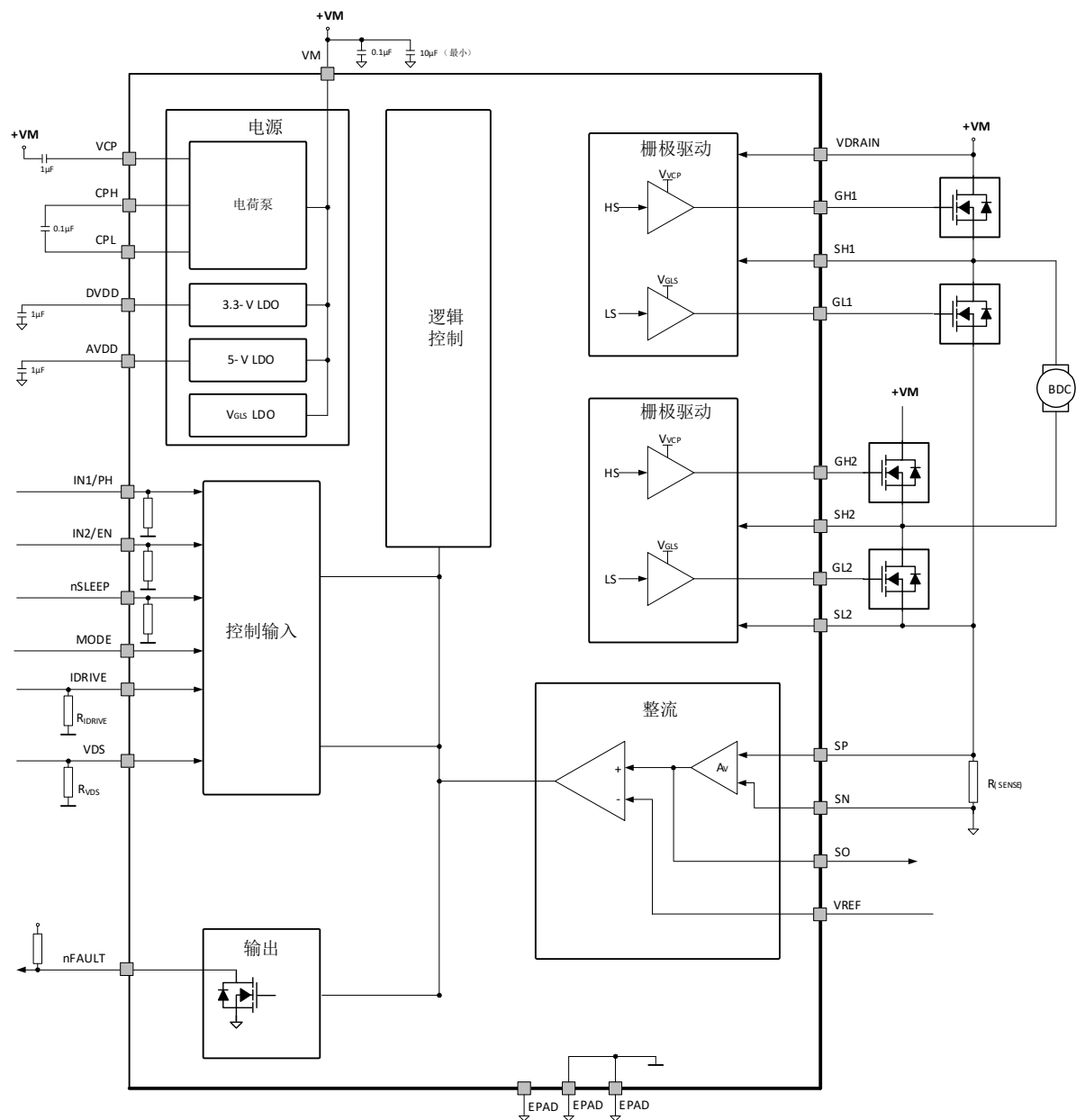


管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
GND	1	-	接地
IN1/PH	2	I	输入控制引脚。该引脚的逻辑取决于 MODE 引脚。 该引脚通过内部下拉电阻接地。
IN2/EN	3	I	输入控制引脚。该引脚的逻辑取决于 MODE 引脚。 该引脚通过内部下拉电阻接地。
GND	4	-	接地
IDRIVE	5	I	栅极驱动电流控制引脚。该引脚通过电阻和电压设置栅极驱动电流。
VDS	6	I	VDS 阈值控制引脚。该引脚通过电阻和电压设置 VDS 阈值。
GND	7	-	接地
nSLEEP	8	I	休眠模式输入引脚。将该引脚拉至逻辑低，使器件进入低功耗休眠模式，FET 处于高阻态 (Hi-Z)。该引脚通过内部下拉电阻接地。
GND	9	-	接地
nFAULT	10	O	故障指示引脚。当出现故障时，该引脚被拉低。该引脚为开漏输出，需要外部上拉电阻。
MODE	11	I	模式控制引脚。当引脚拉至逻辑低时，使能 EN/PH 控制模式。当引脚拉至逻辑高时，使能独立半桥模式。当引脚为悬空时，使能 PWM 控制模式。当通电或退出休眠模式时，该引脚的操作锁定。该引脚连接到内部上拉和下拉电阻。
DVDD	12	O	3.3V 逻辑电源输出。该引脚通过 1 μ F 旁路电容接地。
GND	13	-	接地
AVDD	14	O	5V 模拟电源输出。该引脚通过 1 μ F 旁路电容接地。
VREF	15	I	模拟参考电压输入。该引脚控制斩波电流。
SO	16	O	分流放大器输出。在该引脚上放置的电容不超过 1nF。
GND	17	-	接地
GH1	18	O	高侧栅极。将该引脚连接到高侧 FET 栅极。
SH1	19	I	高侧源极。将该引脚连接到高侧 FET 源极。
GL1	20	O	低侧栅极。将该引脚连接到低侧 FET 栅极。

管脚编号	管脚名称	管脚属性	管脚描述
SP	21	I	分流放大器正输入。接到 sense 电阻正端。
SN	22	I	分流放大器负输入。接到 sense 电阻负端。
SL2	23	I	低侧源极。将该引脚连接到低侧 FET 源极。
GL2	24	O	低侧栅极。将该引脚连接到低侧 FET 栅极。
SH2	25	I	高侧源极。将该引脚连接到高侧 FET 源极。
GH2	26	O	高侧栅极。将该引脚连接到高侧 FET 栅极。
VDRAIN	27	I	高侧漏极。将该引脚连接到高侧 FET 漏极。
VM	28	-	电源。将该引脚连接至电机电源电压。该引脚通过 0.1 μ F 和最小 10 μ F 旁路电容接地。
VCP	29	IO	电荷泵电压。与 VM 连接 1 μ F 电容。
CPH	30	IO	电荷泵电容输出。
CPL	31	IO	电荷泵电容输入。与 CPH 连接 0.1 μ F 电容。
NC	32	-	无连接

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	符号	额定值	单位
电源电压	VM	-0.3 ~ 47	V
电荷泵电压	VCP, CPH	-0.3 ~ V _{VM} +12	V
电荷泵电容输入	CPL	-0.3 ~ V _{VM}	V
3.3V 逻辑电源电压	DVDD	-0.3 ~ 3.8	V
5V 模拟电源电压	AVDD	-0.3 ~ 5.75	V
漏极引脚电压	VDRAIN	-0.3 ~ 47	V
VM 和 VDRAIN 的电压差	VM - VDRAIN	-10 ~ 10	V
逻辑控制引脚电压	IN1, IN2, nSLEEP, nFAULT	-0.3 ~ 5.75	V
高侧栅极引脚电压	GH1, GH2	-0.3 ~ V _{VM} +12	V
低侧栅极引脚电压	GL1, GL2	-0.3 ~ 12	V
高侧源极引脚电压	SH1, SH2	-1.2 ~ V _{VM} +1.2	V
分流放大器输入引脚电压	SP, SL2	-0.5 ~ 1.2	V
	SN	-0.3 ~ 0.3	V
分流放大器输出引脚电压	SO	-0.3 ~ 5.75	V
分流放大器输出引脚电流	SO	0 ~ 5	mA
VDRAIN 极限电流	VDRAIN	-2 ~ 2	mA
开漏输出电流	nFAULT	0 ~ 10	mA
栅极引脚拉电流	GH1, GL1, GH2, GL2	0 ~ 250	mA
栅极引脚灌电流	GH1, GL1, GH2, GL2	0 ~ 500	mA
工作结温	T _J	-40 ~ 150	°C
存储温度	T _{stg}	-65 ~ 150	°C
ESD(HBM)		±3000	V
结到环境的热阻	R _{θJA}	40	°C/W

推荐工作条件

参数	符号	参数范围			单位
		最小	标准	最大	
电源电压	V_{VM}	5.5		45	V
逻辑电压	V_{CC}	0		5.25	V
分流放大器参考电压	V_{VREF}	0.3 ¹		3.6	V
PWM 频率	$f_{(PWM)}$			100	kHz
5V 模拟电源电流	I_{AVDD}			30 ²	mA
3.3V 逻辑电源电流	I_{DVDD}			30 ²	mA
分流放大器输出电流	I_{SO}			5	mA
工作环境温度	T_A	-40		125	°C

注：

1. V_{VREF} 在 0 到 0.3V 时可以运行，但精度较低。
2. 必须遵守功耗和热限制。

电气参数

无其他说明, $T_A=25^{\circ}\text{C}$, $V_{VM}=13.5\text{V}$

参数	符号	测试条件	最小值	典型值	最大值	单位
电源 (VM, AVDD, DVDD)						
VM 工作电压	V _{VM}	栅极驱动功能	5.5		45	V
		逻辑功能	4.5		45	
VM 工作电流	I _{VM}	V _{VM} =13.5V, nSLEEP=1		6.0		mA
VM 休眠电流	I _(SLEEP)	nSLEEP=0,V _{VM} =13.5V,T _A =25°C		13		μA
		nSLEEP=0,V _{VM} =13.5V,T _A =125°C			30	
DVDD 输出电压	V _{DVDD}	2mA 负载		3.3		V
		30mA 负载, V _{VM} =13.5V		3.2		
AVDD 输出电压	V _{AVDD}	2mA 负载		5.0		V
		30mA 负载, V _{VM} =13.5V		5.0		
电荷泵 (VCP, CPH, CPL)						
VCP 工作电压	V _{VCP}	V _{VM} =13.5V		23.8		V
		V _{VM} =8V		14.7		
		V _{VM} =5.5V		9.7		
电荷泵电流容量	I _{VCP}	V _{VM} >13.5V	9.5			mA
		8V<V _{VM} <13.5V	9.5			
		5.5V<V _{VM} <8V	7.5			
控制输入(IN1/PH, IN2/EN, nSLEEP, MODE)						
逻辑低输入电压	V _{IL}		0		0.8	V
逻辑高输入电压	V _{IH}		1.5		5.25	V
逻辑输入滞后	V _{hys}		100			mV
逻辑低输入电流	I _{IL}	V _{IN} =0V, IN1/PH, IN2/EN, nSLEEP	-5		5	μA
		V _{IN} =0V, MODE			80	μA
逻辑高输入电流	I _{IH}	V _{IN} =5V, IN1/PH, IN2/EN, nSLEEP			70	μA
		V _{IN} =5V, MODE			120	μA

参数	符号	测试条件	最小值	典型值	最大值	单位
下拉电阻	R _{PD}	IN1/PH, IN2/EN, nSLEEP		100		kΩ
		MODE		55		kΩ
上拉电阻	R _{PU}	MODE		26		kΩ
控制输出 (nFAULT)						
逻辑低输出电压	V _{OL}	I _O =2mA			0.1	V
高阻态输出漏电流	I _{OZ}	5V 上拉电压	-2		2	μA
FET 栅极驱动器(GH1, GH2, SH1, SH2, GL1, GL2)						
高侧 V _{GS} 栅极驱动 (栅极到源极)	V _{GSH}	V _{VM} >13.5V, 以 SHx 为参考		10.5	11.5	V
		V _{VM} =8V, 以 SHx 为参考	5.7		6.8	
		V _{VM} =5.5V, 以 SHx 为参考	3.4		4.3	
低侧 V _{GS} 栅极驱动 (栅极到源极)	V _{GSL}	V _{VM} >10.5V		10.5		
		V _{VM} <10.5V	V _{VM} -2			
高侧拉电流峰值 (V _{VM} =13.5V)	I _{DRIVE} (SRC_HS)	R _(IDRIVE) <1kΩ 到地		14		mA
		R _(IDRIVE) =33kΩ 到地		28		
		R _(IDRIVE) =200kΩ 到地		65		
		R _(IDRIVE) >2MΩ 到地		183		
		R _(IDRIVE) =68kΩ 到 AVDD		221		
		R _(IDRIVE) =1kΩ 到 AVDD		248		
高侧灌电流峰值 (V _{VM} =13.5V)	I _{DRIVE} (SNK_HS)	R _(IDRIVE) <1kΩ 到地		21		mA
		R _(IDRIVE) =33kΩ 到地		41		
		R _(IDRIVE) =200kΩ 到地		99		
		R _(IDRIVE) >2MΩ 到地		252		
		R _(IDRIVE) =68kΩ 到 AVDD		322		
		R _(IDRIVE) =1kΩ 到 AVDD		383		

参数	符号	测试条件	最小值	典型值	最大值	单位
低侧拉电流峰值 (V _{VM} =13.5V)	I _{DRIVE} (SRC_LS)	R _(IDRIVE) <1kΩ 到地		10		mA
		R _(IDRIVE) =33kΩ 到地		20		
		R _(IDRIVE) =200kΩ 到地		49		
		R _(IDRIVE) >2MΩ 到地		132		
		R _(IDRIVE) =68kΩ 到 AVDD		179		
		R _(IDRIVE) =1kΩ 到 AVDD		230		
低侧灌电流峰值 (V _{VM} =13.5V)	I _{DRIVE} (SNK_LS)	R _(IDRIVE) <1kΩ 到地		21		mA
		R _(IDRIVE) =33kΩ 到地		42		
		R _(IDRIVE) =200kΩ 到地		96		
		R _(IDRIVE) >2MΩ 到地		250		
		R _(IDRIVE) =68kΩ 到 AVDD		334		
		R _(IDRIVE) =1kΩ 到 AVDD		423		
场效应管保持电流	I _{HOLD}	t _{DRIVE} 后的上拉电流, GHx		10		mA
		t _{DRIVE} 后的上拉电流, GLx		40		
场效应管强下拉电流	I _{STRONG}	GHx		750		mA
		GLx		1000		
场效应管栅极保持电阻	R _(OFF)	GHx 到 SHx 的下拉		150		kΩ
		GLx 到 GND 的下拉		150		
分流放大器和 PWM 电流控制 (SP, SN, SO, VREF)						
VREF 输入有效电压	V _{VREF}	用于内部斩波电流控制	0.3		3.6	V
VREF 输入阻抗	R _{VREF}		1			MΩ
放大器增益	A _V	60<V _{SP} <225mV, V _{SN} =GND		20		V/V
输入失调电压	V _{IO}	V _{SP} =V _{SN} =GND		5	10	mV
输入失调电压温漂	V _{IO(DRIFT)}	V _{SP} =V _{SN} =GND		10		μV/°C
SP 输入电流	I _{SP}	V _{SP} =100mV, V _{SN} =GND		-50		μA
SO 输出电压范围	V _{SO}		AvxVio		4.5	V
SO 引脚电容	C _(SO)				1	nF

参数	符号	测试条件	最小值	典型值	最大值	单位
保护电路						
VM 欠压保护	V _(UVLO2)	VM 下降, UVLO2 报警阈值		5.25		V
		VM 上升, UVLO2 恢复阈值		5.4		
VM 欠压迟滞	V _{hys(UVLO)}	上升到下降	100			mV
电荷泵欠压保护	V _(CP_UV)	VCP 下降, CPUV 报警阈值		VM+1.5		V
		VCP 上升, CPUV 恢复阈值		VM+1.55		
电荷泵欠压迟滞	V _{hys(CP_UV)}	上升到下降		50		mV
V _{DS} 过流保护阈值 (外部 FET 的 V _{DS})	V _{DS(OC)}	R _(VDS) <1kΩ 到地		0.06		V
		R _(VDS) =33kΩ 到地		0.12		
		R _(VDS) =200kΩ 到地		0.24		
		R _(VDS) >2MΩ 到地		0.48		
		R _(VDS) =68kΩ 到 AVDD		0.96		
		R _(VDS) =1kΩ 到 AVDD		关闭		
V _{SP} 过流保护阈值, 由放大器测量	V _{SP(OC)}	相对于 GND 的 V _{SP}		1		V
过温保护温度	T _{SD}		150			°C
过温保护迟滞	T _{hys}			20		°C
栅极驱动钳位电压	V _{C(GS)}	正钳位电压		14		V
		负钳位电压		-0.7		
开关特性						
电源(VM, AVDD, DVDD)						
休眠时间	t _(SLEEP)	nSLEEP=0 到休眠启动			110	μs
唤醒时间	t _(wu)	nSLEEP=1 到输出改变			1.1	ms
开机时间	t _{on}	VM>UVLO2 到输出改变			1.1	ms
电荷泵 (VCP, CPH, CPL)						
电荷泵开关频率	f _{S(VCP)}	VM>UVLO2	200	400	700	kHz

参数	符号	测试条件	最小值	典型值	最大值	单位
控制输入 (IN1, IN2, nSLEEP, MODE, PH, EN)						
传播延迟	t_{pd}	IN1、IN2 到 GHx 或 GLx		500		ns
FET 栅极驱动器 (GH1, GH2, SH1, SH2, GL1, GL2)						
死区时间	$t_{(DEAD)}$	可观察到的死区时间取决于 IDRIVE 引脚的设置		260		ns
栅极驱动时间	$t_{(DRIVE)}$			2.75		μs
分流放大器和 PWM 电流控制 (SP, SN, SO, VREF)						
建立时间	t_s	$V_{SP}=V_{SN}=GND$ 至 $V_{SP}=120mV$, $V_{SN}=GND$, $A_V=20$, $C_{(SO)}=200pF$			1	μs
PWM 关断时间	t_{off}			27.5		μs
PWM 空白时间	$t_{(BLANK)}$			2.2		μs
VM 欠压检测时间	$t_{(UVLO)}$	VM 下降, UVLO 报警		11		μs
过流检测时间	$t_{(OCP)}$			4.4		μs
过流关断时间	$t_{(RETRY)}$			3.3		ms

功能描述

MS31702NA 通过控制四个外部 NMOSFET，来驱动双向有刷直流电机。MS31702NA 还可以在独立半桥模式下运行，以驱动两个单向有刷直流电机。支持 5.5V 到 45V 的电源电压，并通过 nSLEEP 引脚，启用低功耗休眠模式。控制模式有三个选项，包括可配置的 PH/EN、独立半桥控制或 PWM 模式，这样可以方便与控制器电路连接。

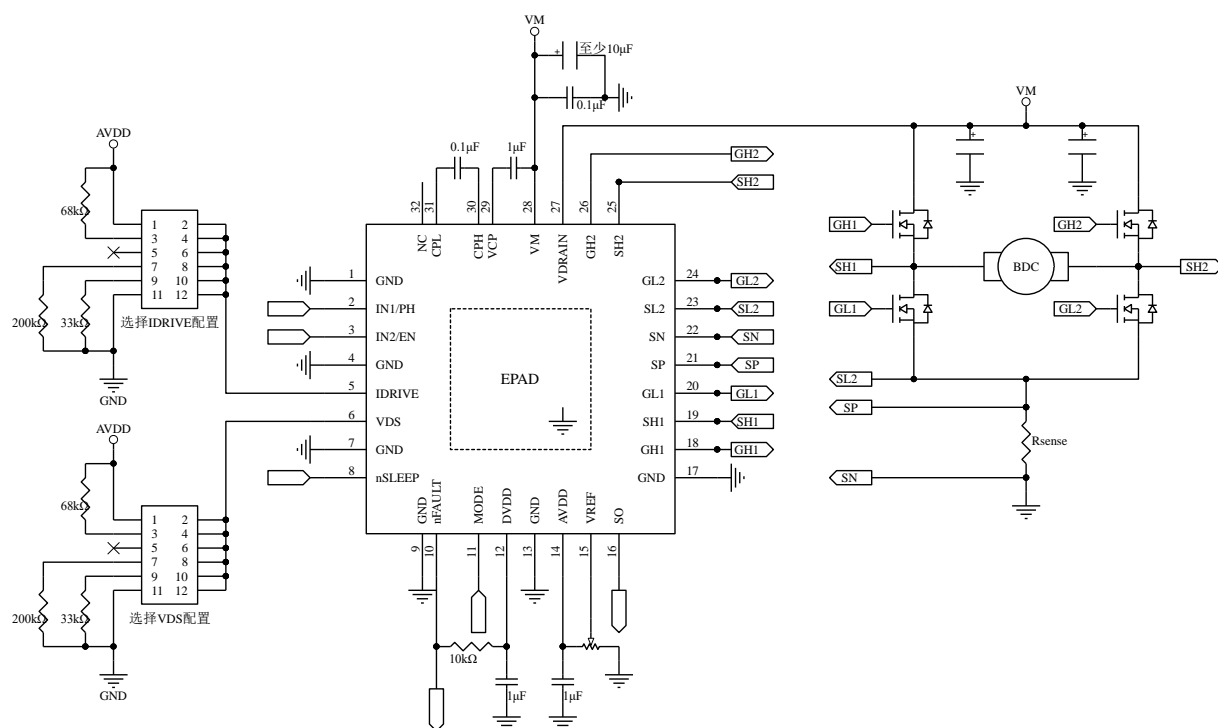
MS31702NA 可以调整栅极驱动强度或栅极驱动电流，以优化不同的 FET 应用，而无需外部电阻。通过将所需的 FET 驱动电路集成到单个设备中，显著减少了电机驱动系统的器件数量。峰值电流可通过 IDRIVE 引脚进行调整。当 VM 电压大于 13.5V 时，高侧和低侧 FET 均以 10.5V（标称）的栅源电压 (VGS) 驱动。在较低 VM 电压下，VGS 降低。高侧栅极驱动电压是通过一个双倍结构的电荷泵产生的，该电荷泵可调节至 VM+10.5V。

MS31702NA 的分流放大器增益固定为 20 倍。可通过内置的固定关断时间的电流斩波方式来对电流进行限制。

MS31702NA 还具有完整的保护功能，包括：欠压锁定(UVLO)、过流保护(OCP)、栅极驱动故障和过温保护 (TSD)。

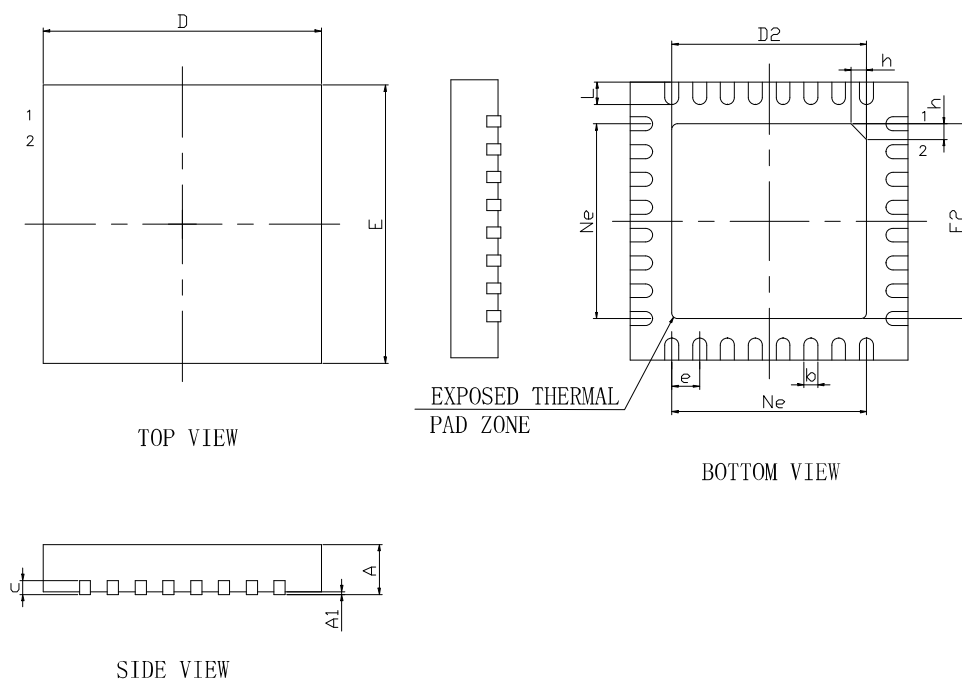
MS31702NA 集成内部数字振荡器和内部电荷泵的扩频时钟功能。该功能与输出转换率控制相结合，将辐射降至最低。

典型应用图



封装外形图

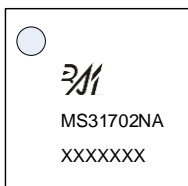
QFN32



符号	尺寸 (毫米)		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.50BSC		
Ne	3.50BSC		
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
L	0.35	0.40	0.45
h	0.30	0.35	0.40

印章与包装规范

1. 印章内容介绍



产品型号：MS31702NA

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS31702NA	QFN32	1000	8	8000	4	32000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



[http:// www.relmon.com](http://www.relmon.com)